

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-156565

(43)Date of publication of application : 06.06.2000

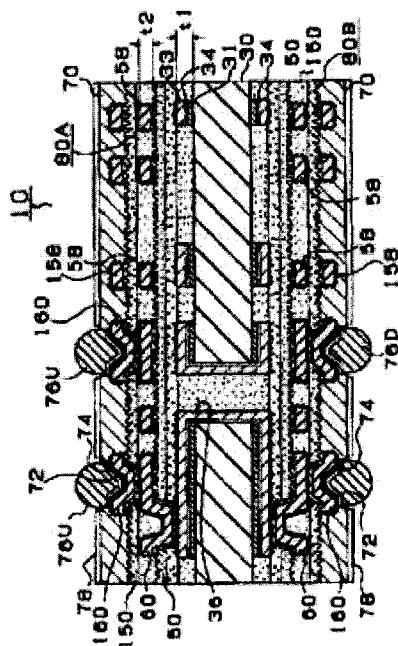
(51)Int.Cl.

H05K 3/46

(21)Application number : 10-331200 (71)Applicant : IBIDEN CO LTD

(22)Date of filing : 20.11.1998 (72)Inventor : NODA KOTA

(54) MANUFACTURE OF MULTILAYER PRINTED WIRING BOARD, AND MULTILAYER PRINTED WIRING BOARD



(57)Abstract:

PROBLEM TO BE SOLVED: To make a multilayer printed wiring board into one excellent in high frequency property.

SOLUTION: A conductor circuit 34 is made by precipitating a plated film 33 after thinning the copper foil 31 of a laminate both whose sides are lined with copper by etching. An interlayer resin insulating layer 50 and a conductor layer 58 are stacked on the conductor circuit 34, but the total thickness of the copper foil 31 forming the conductor circuit 34 and the plated film 33 is small, and it is not greatly different from the thickness t2 of the conductor layer 58 of the interlayer resin insulating layer 50, so the impedance of the conductor circuit 34 and that of the conductor layer 58 can be matched with each other, and it becomes

possible to raise the performance in high frequency of the multilayer printed wiring board.

[Claim(s)]

[Claim 1]A manufacturing method of a multilayer printed wiring board including a process of the following (1) - (5) at least.

(1) a process of making copper foil of copper clad laminate thin by etching, and (2) -- a process of drilling a through-hole in said copper clad laminate, and (3) - by forming a plating film in said copper clad laminate. a process of forming a through hole in this through-hole, and (4) -- a process of carrying out pattern etching of copper foil and a plating film on said surface of copper clad laminate, and forming a conductor circuit, and a process of laminating a resin insulating layer between layers, and a conductor layer by turns on the (5) this conductor circuit upper surface.

[Claim 2]A manufacturing method of a multilayer printed wiring board including a process of the following (1) - (7) at least.

(1) a process of making copper foil of copper clad laminate thin by etching, and (2) -- a process of drilling a through-hole in said copper clad laminate. (3) A process of forming a resist in a process, (4) conductor circuits, and a through hole agenesis part which form a conductor film in said copper clad laminate, (5) A process of exfoliating a process and (6) this resist which form a plating film in said resist agenesis part, and form a conductor circuit and a through hole, and removing a conductor film and copper foil under a resist by etching, a process of laminating a resin insulating layer between layers, and a conductor layer by turns on the (7) this conductor circuit upper surface.

[Claim 3]A manufacturing method of the multilayer printed wiring board according to claim 1 or 2 using laser in a process of drilling a through-hole in said copper clad laminate.

[Claim 4]A manufacturing method of the multilayer printed wiring board according to claim 1 or 2 using a drill in a process of drilling a through-hole in said copper clad laminate.

[Claim 5]A manufacturing method of a multilayer printed wiring board given in any 1 of the Claims 1-4 copper foil being 1-10 micrometers in a process of making thin copper foil of said copper clad laminate by etching.

[Claim 6]In a multilayer printed wiring board with which it comes to form a buildup wiring layer to which a resin insulating layer between layers and a conductor layer were laminated by turns, and between each conductor layer was connected in a viahole on a conductor circuit of a core substrate, A multilayer printed wiring board not thickening thickness of a conductor circuit on said core substrate more than 10 micrometers rather than thickness of a conductor layer on said resin insulating layer between layers.

[Claim 7]A multilayer printed wiring board of Claim 6, wherein said core substrate consists of copper clad laminates and a conductor circuit of a core substrate consists of copper foil and a plating film of this copper clad laminate.

[Claim 8]After making copper foil of copper clad laminate thin by etching, carry out pattern etching of the copper foil of the copper clad laminate, and a conductor circuit is formed, Subsequently, a manufacturing method of a multilayer printed wiring board which is a manufacturing method of a

multilayer printed wiring board which laminates a resin insulating layer between layers, and a conductor layer by turns on this conductor circuit upper surface, and is characterized by preparing thickness of a conductor circuit on said core substrate in a range which does not exceed 10 micrometers rather than thickness on said resin insulating layer between layers.

[Detailed Description of the Invention]

[0001]

[Field of the Invention]The resin insulating layer between layers and a conductor layer are laminated by turns, and, as for this invention, are related with the manufacturing method of the multilayer printed wiring board with which it comes to form the buildup wiring layer to which between each conductor layer was connected in the viahole on the conductor circuit of a core substrate, and this multilayer printed wiring board.

[0002]

[Description of the Prior Art]In recent years, the build-up multilayer printed wiring board attracts attention from the demand of high-density multilayering. This multilayer printed wiring board is a multilayer interconnection board which formed the conductor circuit on the core substrate and laminated the resin layer between layers, and the conductor circuit by turns on this conductor circuit.

[0003]Here, the formation method of the conductor circuit of the core substrate which constitutes this multilayer printed wiring board is explained with reference to drawing 11. The copper clad laminate 330A which adhered to the copper foil 331 is used for both sides of 330 of a resin substrate (process (A) of drawing 11). First, the through-hole 332 is drilled with a drill (process (B)). And the through hole 336 is formed in the through-hole 332 by depositing the plating film 333 uniformly (process (C)). Then, the conductor circuit 334 is formed by performing pattern etching to the copper foil 331 in which the plating film 333 was formed (process (D)). After forming the resin insulating layer 350 between layers on this conductor circuit 134, the conductor circuit 358 is arranged with plating (process (E)).

[0004]

[Problem to be solved by the invention]However, in the manufacturing method of the multilayer printed wiring board mentioned above, the conductor circuit 334 of the minute diameter was not able to be formed on the core substrate 330. Namely, since it is 15 micrometers in thickness of those with 18 micrometer, and the plating film 333 formed on this which has the thin thickness of the copper foil 331, When etching by being set to 33 micrometers in all, as shown in the process (D) of drawing 11, undercut ** could be carried out at the flank of the conductor circuit 334, and since it was easy to exfoliate and became, a conductor circuit was not able to be formed minutely.

[0005]The conductor circuit 358 on the resin insulating layer 350 between layers shown in a process (E) is formed in a thickness of about 15 micrometers. On the other hand, the conductor circuit 334 on the core substrate 330, Since it was formed in 33 micrometers, impedance differed greatly, it became difficult to take an impedance match, and a high frequency characteristic was not able to be improved in the conductor circuit 358 on this resin insulating layer 150 between layers, and the conductor circuit 334 on the core substrate 330.

[0006]this invention is made in order to solve the problem peculiar to a build-up multilayer interconnection board mentioned above, and it comes out. the

purpose is to propose the manufacturing method of the multilayer printed wiring board which was alike and excellent, and this multilayer printed wiring board.

[0007]

[Means for solving problem] Hereafter, this invention is explained in full detail. Especially, as long as there is no notice, the thickness of copper foil, a conductor layer, and a conductor circuit is average thickness, and measures thickness from the optical microscope photograph of a section, and an electron microscope photograph. The manufacturing method of the multilayer printed wiring board of Claim 1 includes the process of the following (1) - (5) at least that the problem mentioned above should be solved.

(1) the process of making copper foil of copper clad laminate thin by etching, and (2) -- the process of drilling a through-hole in said copper clad laminate, and (3) -- by forming a plating film in said copper clad laminate. the process of forming a through hole in this through-hole, and (4) -- the process of carrying out pattern etching of copper foil and the plating film on said surface of copper clad laminate, and forming a conductor circuit, and the process of laminating the resin insulating layer between layers, and a conductor layer by turns on the (5) this conductor circuit upper surface.

[0008] The manufacturing method of the multilayer printed wiring board of Claim 2 includes the process of the following (1) - (7) at least that the problem mentioned above should be solved.

(1) the process of making copper foil of copper clad laminate thin by etching, and (2) -- the process of drilling a through-hole in said copper clad laminate. (3) The process of forming a resist in the process, (4) conductor circuits, and the through hole agenesis part which form a conductor film in said copper clad laminate, (5) The process of exfoliating the process and (6) this resist which form a plating film in said resist agenesis part, and form a conductor circuit and a through hole, and removing the conductor film and copper foil under a resist by etching, the process of laminating the resin insulating layer between layers, and a conductor layer by turns on the (7) this conductor circuit upper surface.

[0009] In Claim 3, it makes to use laser into a technical feature in the process of drilling a through-hole in said copper clad laminate, in Claim 1 or 2.

[0010] In Claim 4, it makes to use a drill into a technical feature in the process of drilling a through-hole in said copper clad laminate, in Claim 1 or 2.

[0011] In Claim 5, it makes for 1-10 micrometers of copper foil to be 2-7 micrometers desirably into a technical feature in Claims 1-3 in the process of making thin copper foil of said copper clad laminate by etching.

[0012] In the multilayer printed wiring board with which it comes to form the buildup wiring layer to which the resin insulating layer between layers and the conductor layer were laminated by turns, and between each conductor layer was connected by the viahole in the multilayer printed wiring board of Claim 6 on the conductor circuit of a core substrate, It makes not to thicken desirably thickness of the conductor circuit on said core substrate more than 7

micrometers more than 10 micrometers rather than the thickness of the conductor layer on said resin insulating layer between layers into a technical feature.

[0013]Claim 7 makes it a technical feature for said core substrate to consist of copper clad laminates, and for the conductor circuit of a core substrate to consist of copper foil and the plating film of this copper clad laminate in Claim 6.

[0014]After Claim 8 makes the copper box of copper clad laminate thin by etching, it carries out pattern etching of the copper foil of the copper clad laminate, and forms a conductor circuit, Subsequently, it is a manufacturing method of the multilayer printed wiring board which laminates the resin insulating layer between layers, and a conductor layer by turns on this conductor circuit upper surface, the manufacturing method of the multilayer printed wiring board preparing the thickness of the conductor circuit on said core substrate in the range which does not exceed 10 micrometers rather than the thickness on said resin insulating layer between layers -- it comes out.

[0015]In the manufacturing method of the multilayer printed wiring board of Claim 1, copper foil of copper clad laminate is made thin by etching. Then, it plates and a through hole is formed. In this case, a plating film is formed on copper foil. And although pattern etching of the copper foil in which this plating film was formed is carried out and a conductor circuit is made, since copper foil is beforehand made thin, the thickness which added the copper foil which forms a conductor circuit, and a plating film becomes thin, and it becomes possible to form a detailed circuit by pattern etching. Although the resin insulating layer between layers and a conductor layer are laminated by turns to the copper clad laminate in which this conductor circuit was formed, Since the thickness which added the copper foil which forms the above-mentioned conductor circuit, and a plating film becomes thin and thickness does not differ greatly to the conductor layer of the resin insulating layer between layers, It becomes possible to be able to adjust the impedance of the conductor circuit on this core substrate, and the conductor layer on the resin insulating layer between layers, and to raise the high frequency characteristic of a multilayer printed wiring board.

[0016]In the manufacturing method of the multilayer printed wiring board of Claim 2, copper foil of copper clad laminate is made thin by etching. After forming a conductor film uniformly, plating in a resist agenesis part and making a conductor circuit, a resist is exfoliated, and etching removes the conductor film and copper foil under a resist. Since copper foil is beforehand made thin in the case of this etching, the thickness which added a conductor film and copper foil becomes thin, and it becomes possible to form a detailed circuit. Although the resin insulating layer between layers and a conductor layer are laminated by turns to the copper clad laminate in which this conductor circuit was formed, Since the thickness which added the copper foil which forms the above-mentioned conductor circuit, and a plating film becomes thin and thickness does not differ greatly to the conductor layer of the

resin insulating layer between layers, It becomes possible to be able to adjust the impedance of the conductor circuit on this core substrate, and the conductor layer on the resin insulating layer between layers, and to raise the high frequency characteristic of a multilayer printed wiring board.

[0017]In Claim 3, this through-hole is drilled with laser in the process of drilling a through-hole in said copper clad laminate. Here, since copper foil is beforehand made thin by etching, the energy of a laser beam controls becoming heat and spreading copper foil, and can drill a through-hole easily by a laser beam.

[0018]In Claim 4, since a through-hole is drilled with a drill, a through-hole can be easily formed in copper clad laminate.

[0019]In Claim 5, in the process of making thin copper foil of said copper clad laminate by etching, since copper foil shall be 1-10 micrometers, the thickness which added the copper foil which forms a conductor circuit, and a plating film becomes thin, and a detailed circuit can be formed by pattern etching. Since the difference of the thickness of the conductor circuit on a core substrate and the conductor layer on the resin insulating layer between layers can be made small, both impedance can be adjusted.

[0020]2-7 micrometers of copper foil are the optimal. Generally, between the conductor circuits formed on the surface of the core substrate, after burying and carrying out the flattening of the resin filler, the resin insulating layer between layers is formed, but it is because the flattening of the resin insulating layer surface between layers can be carried out only by the REBENGU performance of the resin insulating layer between layers even if it does not carry out such a flattening. The through hole may be established in the core substrate. In this invention, since the difference of through hole conductor thickness and the thickness of the conductor circuit of the resin insulating layer between layers becomes small, it is easy to plan both impedance match.

[0021]In Claim 6 or the multilayer printed wiring board of 7, thickness of the conductor circuit on a core substrate is not thickened more than 10 micrometers rather than the thickness of the conductor layer on the resin insulating layer between layers. That is, since thickness does not differ greatly to the conductor layer of the resin insulating layer between layers, it becomes possible to be able to adjust the impedance of the conductor circuit on this core substrate, and the conductor layer on the resin insulating layer between layers, and to raise the high frequency characteristic of a multilayer printed wiring board.

[0022]It is desirable to make it not exceed 7 micrometers for the thickness of the conductor circuit on said core substrate rather than the thickness on said resin insulating layer between layers. When the thickness of the conductor circuit on a core substrate differs from the thickness on said resin insulating layer between layers greatly, stress occurs by a thermo cycle and it becomes a cause of the crack of the resin insulating layer between layers.

[0023]The manufacturing method of the multilayer printed wiring board of

Claim 8, After making copper foil of copper clad laminate thin by etching, carry out pattern etching of the copper foil of the copper clad laminate, and a conductor circuit is formed, Subsequently, it is a manufacturing method of the multilayer printed wiring board which laminates the resin insulating layer between layers, and a conductor layer by turns on this conductor circuit upper surface, and the thickness of the conductor circuit on said core substrate is prepared in the range which does not exceed 10 micrometers rather than the thickness on said resin insulating layer between layers. In this manufacturing method, formation and the impedance match of a minute pattern can be attained simultaneously. By the way, although the method of etching copper foil 25 to 90%, and manufacturing a ***** circuit board is indicated in JP,H2-22887,A, In this gazette, like [description and suggestion are not carried out, either and] this invention in manufacturing a build-up multilayer interconnection board, the problem of the impedance match of the conductor circuit of a core substrate and the conductor layer on the resin insulating layer between layers is not recognized at all, but this invention is different invention.

[0024]The copper clad laminate used by this invention can use a laminate sheet which stuck copper foil on resin prepregs, such as a woven glass fabric epoxy resin, woven glass fabric bismaleimide triazine resin, and a woven glass fabric fluoro-resin. The copper clad laminate can use double-sided copper clad laminate and one side copper clad laminate, and especially its double-sided copper clad laminate is the optimal.

[0025]Etching performs adjustment of thickness of copper foil. Specifically, it carries out by physical etching of chemical etching, ion beam etching, etc. using solution of a sulfuric acid-hydrogen-peroxide-solution solution, ammonium persulfate, a cupric chloride, and ferric chloride. In this invention, 0.01-0.3 micrometer of an etch rate is desirable. It is because it is not practical if too late [if an etch rate is too quick, preparation of thickness will be difficult and also dispersion in thickness will become large, and]. 20-80 ** of etching temperature is desirable. A spray, immersion, and which method may be used for etching. As for thickness variation of copper foil which became thin by etching, **1.0 micrometers or less are the optimal. As for thickness of copper clad laminate, 0.5-1.0 mm is desirable. It is because it will be easy to generate curvature etc. if too thin [if too thick, it cannot punch, but]. As for laser used for through-hole formation by this invention, it is desirable that it is the carbon dioxide gas laser of short pulse laser of a 20 - 40mJ, 10^{-4} - 10^{-8} second. A shot number is 5-100 shots.

[0026]Also when a through hole is formed by metalizing the internal surface of a through-hole by electroplating, nonelectrolytic plating, a sputtering, vacuum evaporation, etc., this through hole can be filled up with a bulking agent.

[0027]The metalized through hole wall may be roughened. As for the thickness of copper foil and a metallization layer (for example, electroless plating layer), when metalizing a through hole wall, it is desirable that it is 10-30 micrometers. As a bulking agent, various kinds of things, such as what

consists of the thing which consists of inorganic particles, such as bisphenol F type epoxy resin and silica, and alumina, metal particles, and resin, can be used.

[0028] Thus, a conductor circuit is established in the formed through hole formation board. A conductor circuit is formed by an etching process. As for the conductor circuit surface, it is desirable to carry out roughening treatment for an adhesion improvement. Subsequently, the resin insulating layer between layers which consists of insulating resin is provided.

[0029] As for the insulating resin which forms the resin insulating layer between said layers, thermosetting resin, thermoplastics, or these compound resin is used. As thermosetting resin, an epoxy resin, phenol resin, polyimide resin, etc. are used. As thermoplastics, as thermoplastics, Polyether sulphone (PES), polysulfone (PSF), poly phenylene sulfone (PPS), a polyphenylene sulfide (PPES), a polyphenyl ether (PPE), polyether imide (PI), a fluoro-resin, etc. can be used.

[0030] In this invention, the adhesives for nonelectrolytic plating may be sufficient as the resin insulating layer between layers. For example, the surface of an insulating resin layer can be roughened by including the particles which dissolve with acid and an oxidizer in poorly soluble heat resistant resin, and dissolving this particle in acid or an oxidizer with acid or an oxidizer. As this heat resistant resin particle, the heat resistant resin particle which consists of amino resin (melamine resin, urea resin, guanamine resin, etc.), an epoxy resin (what stiffened bisphenol type epoxy resin with the amine system hardening agent is the optimal), bismaleimide triazine resin, etc. can be used.

[0031] The heat resistant resin particle and inorganic particle by which curing treatment was carried out, a fiber filler, etc. can be included especially in these adhesives for nonelectrolytic plating as occasion demands. (1) mean particle diameter in this heat resistant resin particle Heat resistant resin powder of 10 micrometers or less, (2) The floc which mean particle diameter made condense heat resistant resin powder of 2 micrometers or less, The heat resistant resin powder and mean particle diameter whose mean particle diameter is 2-10 micrometers (3) A mixture with the heat resistant resin powder below 2 micrometers, (4) The false particles to which mean particle diameter made at least one sort of heat resistant resin powder of 2 micrometers or less and inorganic powder adhere on the surface of heat resistant resin powder whose mean particle diameter is 2-10 micrometers, Mean particle diameter exceeds 0.8 and the heat resistant resin powder and mean particle diameter of less than 2.0 μm (5) A mixture with the heat resistant resin powder of 0.1 - 0.8 μm , And it is desirable to use at least one sort of particles chosen from the group which (6) mean particle diameter becomes from the heat resistant resin powder of 0.1 - 1.0 μm . It is because these particles form a more complicated roughened surface.

[0032] Such a resin insulating layer between layers can provide an opening by a laser beam, exposure, and a development.

[0033]Subsequently, the catalyst for nonelectrolytic plating, such as a Pd catalyst, is given, the inside of the opening for viaholes is plated, and a viahole is provided, and a conductor circuit is established in the insulating resin layer surface. After forming an electroless plating film in an opening wall and the whole insulating resin layer surface and providing plating resist, it electroplates, plating resist is removed and a conductor circuit is formed by etching.

[0034]

[Working example]Hereafter, this invention is explained based on an working example. First, the composition of the multilayer printed wiring board 10 concerning the working example of this invention is explained with reference to drawing 7. In the multilayer printed wiring board 10, the conductor circuits 34 and 34 are formed in the surface and the rear face of the core substrate 30, and the buildup wiring layers 80A and 80B are further formed on these conductor circuits 34 and 34. These built-up layers 80A and 80B consist of the resin insulating layer 50 between layers in which the viahole 60 and the conductor circuit 58 were formed, and the resin insulating layer 150 between layers in which the viahole 160 and the conductor circuit 158 were formed.

[0035]The solder bump 76U for connecting with the land (not shown) of an IC chip is allocated in the upper surface side of the multilayer printed wiring board 10. The solder bump 76U is connected to the through hole 36 via the viahole 160 and the viahole 60. On the other hand, the solder bump 76D for connecting with the land (not shown) of a daughter board is allocated in the undersurface side. This solder bump 76D is connected to the through hole 36 via the viahole 160 and the viahole 60.

[0036]In the multilayer printed wiring board 10 of the 1st working example, the conductor circuit 34 on the core substrate 30 is formed in 18 micrometers (t1) in thickness, Since the resin insulating layer 50 between layers and the conductor layers 58 and 158 (t2) on 150 are formed in 18 micrometers, thickness is large and the conductor circuits 34 do not differ to the conductor layers 58 and 158, The impedance of the conductor circuit 34 on this core substrate 30 and the conductor layers 58 and 158 on the resin insulating layer between layers could be adjusted, and the good high frequency characteristic is attained.

[0037]Then, the manufacturing method of the multilayer printed wiring board 10 is explained. Here, the presentation of the adhesives for A. nonelectrolytic plating used for the manufacturing method of the multilayer printed wiring board of the 1st working example, the resin insulating agent between B. layers, C. resin filler, and D. soldering resist composition is explained first.

[0038]A. Material composition for adhesives preparation for nonelectrolytic plating (adhesives for the upper layers) [Resin composite **] The resin liquid in which DMDG was made to dissolve the 25% acrylic ghost of cresol novolak type epoxy resin (the Nippon Kayaku make, molecular weight 2500) by 80wt% of concentration 35 weight sections, Photosensitive monomer (Toagosei make, ARONIX M315) 3.15 weight section and defoaming agent (the Sannopuko

make, S-65) 0.5 The weight section and NMP 3.6 weight section were obtained by carrying out stirring mixing.

[0039][Resin composite **] polyether sulphone (PES) 12 weight section and an epoxy resin particle (Mitsuhiro -- transformation -- make.) mean particle diameter [] of a polymer pole -- a 1.0-micrometer thing -- 7.2 weight section and mean particle diameter [] -- after mixing 3.09 weight sections for a 0.5-micrometer thing, NMP30 weight section was added further, and it obtained by carrying out stirring mixing by the bead mill.

[0040][Curing agent composition **] The amount part of imidazole hardening agent (made in [Shikoku Chemicals], 2E4 MZ-CN) duplexs, the amount part of photoinitiator (Ciba-Geigy make, IRGACURE I-907) duplexs, and photosensitizer (the Nippon Kayaku make, DETX-S) 0.2 The weight section and NMP 1.5 weight section were obtained by carrying out stirring mixing.

[0041]B. The material composition for resin insulating agent preparation between layers (adhesives for lower layers) [Resin composite **] The resin liquid in which DMDG was made to dissolve the 25% acrylic ghost of cresol novolak type epoxy resin (the Nippon Kayaku make, molecular weight 2500) by 80wt% of concentration 35 weight sections, Photosensitive monomer (Toagosei make, ARONIX M315) 4 weight section and defoaming agent (the Sannopuko make, S-65) 0.5 The weight section and NMP 3.6 weight section were obtained by carrying out stirring mixing.

[0042][Resin composite **] Polyether sulphone (PES) 12 weight section, mean particle diameter of an epoxy resin particle (Mitsuhiro transformation make, a polymer pole) After mixing 14.49 weight section for a 0.5-micrometer thing, NMP30 weight section was added further, and it obtained by carrying out stirring mixing by the bead mill.

[0043][Curing agent composition **] The amount part of imidazole hardening agent (made in [Shikoku Chemicals], 2E4 MZ-CN) duplexs, the amount part of photoinitiator (Ciba-Geigy make, IRGACURE I-907) duplexs, photosensitizer (Nippon Kayaku make, DETX-S) 0.2 weight section, and NMP1.5 The weight section was obtained by carrying out stirring mixing.

[0044]C. Adjustment (1) bisphenol female mold epoxy monomer (product made from oil-recovery shell: molecular weight 310 and trade name YL983U) 100 weight section and mean particle diameter of a resin filler SiO₂ spherical particle by which the surface was coated with the silane coupling agent at 1.6 micrometers The product made from [Admer tech: Below the thickness (15 micrometers) of the inner layer copper pattern mentioned later carries out the size of grain of maximum size CRS 1101-CE and here.]170 weight sections and leveling agent (Sannopuko make: trade name PERENORU S4) 1.5 The weight section was mulled with 3 rolls and the viscosity of the mixture was adjusted to 45,000-49,000 cps at 23**1 **.

[0045](2) Imidazole hardening agent (made in [Shikoku Chemicals], trade name:2E4 MZ-CN) 6.5 Weight section.

(3) The mixture (1) and (2) was mixed and the resin filler was prepared.

[0046]D. Oligomer (molecular weight 4000) of the photosensitive grant which

acrylic-ized 50% of the epoxy group of 60weight % of the cresol novolak type epoxy resin (made by Nippon Kayaku) in which the adjustment DMDG of the solder resist was dissolved 46.67 g, 80weight % of the bisphenol A type epoxy resin (the product made from oil recovery shell.) in which methyl ethyl ketone was dissolved Epicoat 1001 15.0g and an imidazole hardening agent (made in Shikoku Chemicals.) the multivalent acrylic monomer (the Nippon Kayaku make.) which are 2E4 MZ-CN1.6 g and a photosensitive monomer R604 -- similarly 1.5 g of multivalent acrylic monomers (the product made from the Kyoeisha chemistry, DPE6A) 3 g, Mix 0.71 g of dispersed system defoaming agents (the Sannopuko make, S-65), and further the benzophenone (made by Kanto Kagaku) as a photoinitiator to this mixture 2 g, Michler's ketone (made by Kanto Kagaku) as a photosensitizer 0.2g, in addition the soldering resist composition which adjusted viscosity to 2.0 Pa·s at 25 °C were obtained.

[0047]Copper clad laminate 30A (Mitsubishi Gas Chemical HL830) which the 12-micrometer copper foil 31 laminates to both sides of the substrate 30 which consists of glass epoxy resin with a manufacture (1) thickness of 0.8 mm of a printed wired board was made into the charge of a start material (process (A) of drawing 1). Thickness was adjusted for the double-sided copper foil 31 to 3 micrometers using the etching reagent (Mitsubishi Gas Chemical SE-07) (process (B)).

[0048](2) The through-hole 32 was drilled to this substrate 30 using the $\phi 0.3$ mm drill (process (C)). Then, desmear treatment of the wall surface of the through-hole 32 was carried out with potassium permanganate.

[0049](3) After carrying out catalyst processing all over the substrate 30 and forming 0.1 micrometer of electroless plating films 35, current was sent via this electroless plating film 35, electrolytic copper plating was performed by 1 A/dm², and the 15-micrometer plating film 33 was formed (process (D)). This formed the through hole 36 in the through-hole 32.

[0050](4) A dry film resist (Asahi chemistry AQ4059: not shown) is made to adhere to the surface of the copper foil 31 in which this plating film 33 was formed, After forming a pattern at last shipment=50 / 50 micrometers and etching with cupric chloride, the conductor circuit 34 is formed by exfoliating a resist in 2% of NaOH (process (E)).

[0051]In this example, since the copper foil 31 is beforehand made thin by etching, the thickness which added the copper foil 31 which forms the conductor circuit 34, and the plating film 33 becomes possible [becoming thin and forming the conductor circuit 34 minutely by pattern etching mentioned above].

[0052]Next, the roughened surface 38 was established in the surface of the conductor circuit (inner layer copper pattern) 34, the land 36a surface of the through hole 36, and a wall, respectively (drawing 2 (F)). The roughened surface 38 rinsed the above-mentioned substrate 30, after it dried, sprayed the etching reagent on both sides of a substrate by the spray, and formed it by etching the surface of the conductor circuit 34, the land 36a surface of the through hole 36, and a wall. What mixed imidazole copper (II) complex 10

weight section, glycolic acid 7 weight section, potassium chloride 5 weight section, and ion-exchange-water 78 weight section was used for the etching reagent.

[0053](5) It ranked second and the resin layer 40 was formed between the conductor circuits 34 of a wiring board, and in the through hole 36 (process (G)). The resin layer 40 applies to both sides of a wiring board the resin filler of the above-mentioned C prepared beforehand by a roll coater, It was filled up between conductor circuits and in the through hole, and by heat-treating by 120 degrees C at 100 degrees C, and heat-treating [for 1 hour] at 180 degrees C by 150 degrees C for 7 hours for 1 hour for 3 hours, respectively, it was made to harden and formed.

[0054]Belt sander polish of one side of the substrate 30 obtained by processing of (6) and (5) was carried out. The resin filler 40 was kept from remaining in the roughened surface 38 of the conductor circuit 34, or the land 36a surface of the through hole 36 by this polish using the belt abrasive paper (made by Sankyo Rikagaku) of #600 (process (H)). Next, buffing was performed in order to remove the crack by this belt sander polish. Such a series of polishes were similarly performed about the field of another side of a substrate.

[0055]The resin layer 40 is formed between the conductor circuits 34, and, as for the obtained wiring board 30, the resin layer 40 is formed in the through hole 36. The roughened surface 38 of the conductor circuit 34 and the roughened surface of the land 36a surface of the through hole 36 are removed, and substrate both sides are smoothed with the resin filler. The resin layer 40 stuck with the roughened surface 38 of the roughened surface 38 of the conductor circuit 34 side, or the land 36a side of the through hole 36, and has stuck the resin layer with the roughened surface of the wall of a through hole.

[0056](7) The land 36a upper surface (it roughened by the etching process and the 3-micrometer-deep roughened surface 42 was formed (process (I)).) of the conductor circuit 34 and the through hole 36 furthermore exposed

[0057]Tin substitution plating of this roughened surface 42 was carried out, and the Sn layer (not shown) of the thickness of 0.3 μm was provided. Substitution plating is the Howe stannous fluoride 0.1. A mol/L, and thiourea 1.0 It is the conditions of mol/L, temperature [of 50 degrees C], and pH=1.2, and the Cu-Sn substitution reaction of the roughened surface was carried out.

[0058](8) It applies to both sides of the obtained wiring board 30 by a roll coater within 24 hours after preparing the resin insulating agent 44 between layers of viscosity 1.5 Pa-s obtained by said B (for lower layers), After neglecting it for 20 minutes by a horizontal state, at 60 degrees C, perform desiccation for 30 minutes (prebaking) and it ranks second, After applying within 24 hours after preparing the photosensitive adhesives solution (for the upper layers) 46 of viscosity 7 Pa-s obtained by said A and neglecting it for 20 minutes by the horizontal state, desiccation for 30 minutes (prebaking) was performed at 60 degrees C, and the 35-micrometer-thick adhesives layer 50 alpha was formed (drawing 3process (J)).

[0059](9) A photomask film (not shown) in which a black spot of 85

micrometerphi which is not illustrated was printed was stuck to both sides of the substrate 30 which formed an adhesives layer above (8), and it exposed by 500mJ/cm² with an ultrahigh pressure mercury lamp. Carry out spray development of this with a DMTG solution, and the substrate 30 concerned is further exposed by 3000mJ/cm² with an ultrahigh pressure mercury lamp, 100 It is 1 hour and after that at 1 hour and 120 degrees C in **. by carrying out heat-treatment (postbake) of 3 hours at 150 degrees C, The resin insulating layer 50 with a thickness of 35 micrometers which has the opening (opening for viahole formation) 48 of 85 micrometerphi excellent in dimensional accuracy equivalent to a photomask film between layers (two-layer structure) was formed (process (K)). A tinning layer (not shown) was selectively exposed to the opening 48 used as a viahole.

[0060](10) The obtained substrate 30 was immersed in chromic acid for 1 minute, and dissolution removal of the epoxy resin particle which exists in the surface of the adhesives layer 50 was carried out. A roughened surface was formed in the surface of the adhesives layer 50 by this processing. Then, after the obtained substrate 30 was immersed in a neutralized solution (made by SHIPUREI), it rinsed (process (L)).

[0061]A catalyst core was attached to the electroless plating film 44 surface and a roughened surface of the opening 48 for viaholes by giving a palladium catalyst (product made from ATOTEKKU) to the surface of the wiring board 30.

[0062](11) The obtained substrate 30 was immersed during the non-electrolytic copper plating bath of the following conditions, and the non-electrolytic copper plating film 52 of thickness 1.6 mum was formed in the whole substrate 30 (process (M)).

Electroless plating liquid;

EDTA : 150 g/L copper sulfate : 20 g/LHCHO : 30 mL/LNaOH : 40 g/Lalpha and alpha'-bipyridyl : 80 mg/LPEG : 0.1 g/L nonelectrolytic plating conditions; it is 70 ** in the degree of solution temperature, and is 30 minutes. [0063](12)

Next, the commercial photosensitive dry film (not shown) was stuck on the non-electrolytic copper plating film 52, and the mask film (not shown) in which the pattern was printed was laid. This substrate 30 was exposed by 100mJ/cm², the development was carried out by sodium carbonate 0.8% after that, and the 15-micrometer-thick plating resist 54 was formed (process (N) of drawing 4).

[0064](13) Electrolytic copper plating was performed to the substrate produced by ranking second on condition of the following, and the 15-micrometer-thick electrolytic copper plating film 56 was formed (process (O)).

Electrolysis plating liquid;

Sulfuric acid : 180 g/L Copper sulfate : 80 g/L Additive agent : 1 mL/L (additive agent made in ATOTEKKU Japan : trade name KAPARASHIDO GL)

Electrolysis plating conditions;

Current density : 1 A/dm² time : 30 minutes Temperature : Room

temperature[0065](14) After carrying out the strip of the plating resist 54 by

KOH 5%, it etches with sulfuric acid and hydrogen peroxide mixed liquor, Dissolution removal of the electroless plating film 52 under plating resist was carried out, and the 18 micrometers (10-30 micrometers)-thick conductor circuit 58 and the viahole 60 which consist of the nonelectrolytic plating 52 and the electrolytic copper plating film 56 were obtained (process (P)).

[0066]It was immersed in 80 g/L of chromic acid for 3 minutes at 70 **, the 1-micrometer etching process of the surface of the adhesives layer 50 for nonelectrolytic plating between the conductor circuits 58 was carried out, and the surface palladium catalyst was removed.

[0067]The same processing as (15) and (7) was performed, the roughened surface 62 which consists of Cu-nickel-P was formed in the conductor circuit 58 and the surface of the viahole 60, and Sn substitution was further performed on the surface (process (Q) of drawing 5).

[0068](16) and (8) By repeating the process of (14), the upper resin insulating layer 160 between layers, the viahole 160, and the conductor circuit 158 are formed further. The roughened layer 162 is formed in the surface of the viahole 160 and this conductor circuit 158, and a multilayer printed wiring board is completed (process (R)). Sn substitution was not performed in the process of forming the conductor circuit of this upper layer.

[0069](17) And form a solder bump in the multilayer printed wiring board mentioned above. The soldering resist composition explained by above-mentioned D. is applied to substrate 30 both sides acquired above (16) by a thickness of 45 micrometers. Subsequently, after carrying out for 20 minutes at 70 ** and performing the drying process for 30 minutes at 70 **, the photomask film (not shown) which is 5 mm in thickness by which the circle pattern (mask pattern) was drawn is stuck, it lays, and a DMTG development is exposed and carried out by the ultraviolet rays of 1000mJ/cm². At 120 ** by 100 ** at 80 ** further for 1 hour for 1 hour And 1 hour, It heat-treats on the conditions of 3 hours at 150 **, and the solder resist layer (20 micrometers in thickness) 70 which has the opening (opening diameter of 200 micrometers) 71 in a solder pad portion (a viahole and its land part are included) is formed (process (S)).

[0070](18) Next, nickel chloride 2.31x10⁻¹mol/l, This substrate 30 was immersed in the electroless nickel plating liquid of pH[sodium hypophosphite 2.8x10⁻¹mol/l, sodium-acid-citrate 1.85x10⁻¹mol/l, ** and others] =4.5 for 20 minutes, and the 5-micrometer-thick nickel plating layer 72 was formed in the opening 71. The substrate Gold cyanide potassium 4.1 x10⁻²mol/l, Ammonium chloride 1.87x10⁻¹mol/l, sodium-acid-citrate 1.16x10⁻¹mol/l, By being immersed in the unelectrolyzed gold plating liquid which consists of sodium hypophosphite 1.7 x10⁻¹mol/l for 7 minutes and 20 seconds on 80 ** conditions, and forming the 0.03-micrometer-thick gold plating layer 74 on the nickel plating layer 72. The soldering pads 75 are formed in the viahole 160 and the conductor circuit 158 (process (T) of drawing 6).

[0071](19) And print soldering paste to the opening 71 of the solder resist layer 70. By carrying out a reflow at 200 **, the solder bumps (solder object) 76U

and 76D were formed, and the multilayer printed wiring board 10 was formed (refer to process (U)).

[0072]The manufacturing method of the multilayer printed wiring board concerning the 2nd working example of a manufacturing method length continuation of the multilayer printed wiring board of the 2nd working example and this invention is explained with reference to drawing 8.

(1) Use FR-5 substrate (Matsushita Electric Works R5715S) as the double-sided copper clad laminate 30A in this 2nd working example (process (A) of drawing 8). First, thickness was adjusted for the double-sided copper foil 31 to 3 micrometers using the etching reagent (Mitsubishi Gas Chemical SE-07) (process (B)).

[0073](2) The through-hole 32 was drilled to this substrate 30 using the $\phi 0.3$ mm drill (process (C)). Then, desmear treatment of the wall surface of the through-hole 32 was carried out with potassium permanganate.

[0074](3) Form last shipment=30 / 30-micrometer channel patterns (plating resist) 92 in a Japanese ** Morton dry film resist (NIT225) after carrying out catalyst processing all over the substrate 30 and forming 0.1 micrometer of electroless plating films 35 (process (D)).

[0075](4) Form the 15 micrometers electrolysis plating film 33 and the 3-micrometer solder plating film 94 in a resist agenesis part by making the above-mentioned electroless plating film 35 into a feed part (process (E)).

[0076](5) After exfoliating the resist 92 in 2% of NaOH, etching the electroless plating film 35 and the copper foil 31 under the resist 92 with cupric chloride liquid and forming the conductor circuit 34, solder release liquid removes the solder plating film 94 (process (F)). Since the following processes are the same as that of the 1st working example mentioned above with reference to drawing 2 - drawing 6, explanation is omitted.

[0077]In the 2nd working example, the copper foil 31 of double-sided copper clad laminate is beforehand made thin by etching. For this reason, since the copper foil 31 is beforehand made thin when etching removes the conductor film (electroless plating film) 35 and the copper foil 31 under the resist 92, the thickness which added this conductor film 35 and the copper foil 31 becomes thin, and it becomes possible to form a detailed circuit.

[0078]The manufacturing process of the multilayer printed wiring board of a manufacturing method length continuation of the multilayer printed wiring board of the 3rd working example and the 3rd working example is explained with reference to drawing 9.

(1) Copper clad laminate 30A (Hitachi Chemical EA697) of FR-5 which the 12-micrometer copper foil 31 laminates to both sides of the substrate 30 which consists of 0.8-mm-thick glass epoxy resin was made into the charge of a start material (process (A) of drawing 9). Thickness was adjusted for the double-sided copper foil 31 to 3 micrometers using the etching reagent (Mitsubishi Gas Chemical SE-07) (process (B)).

[0079](2) To this substrate 30, carbon dioxide gas laser (Mitsubishi Electric ML605GTL) was used for this copper clad laminate 30A, it was irradiated with

laser on the conditions of 15 shots by the pulse conditions of 30mJ and a 52×10^{-6} second, and the through-hole 32 100 micrometers in diameter was formed in it (process (C)). Then, desmear treatment of the wall surface of the through-hole 32 was carried out with potassium permanganate.

[0080](3) After carrying out catalyst processing all over the substrate 30 and forming 0.1 micrometer of nonelectrolytic plating, current was sent via this nonelectrolytic plating, electrolytic copper plating was performed by 1 A/dm², and the 15-micrometer plating film 33 was formed (process (D)). This formed the through hole 36 in the through-hole 32.

[0081](4) Dry-film-resist (Asahi chemistry AQ4059) graphic display **** is made to adhere to the surface of the copper foil 31 in which this plating film 33 was formed, After forming the pattern at last shipment=50 / 50 micrometers and etching with cupric chloride, the conductor circuit 34 was formed by exfoliating a resist in 2% of NaOH (process (E)). Since the following processes are the same as that of the 1st working example mentioned above with reference to drawing 2· drawing 6, explanation is omitted.

[0082]In the 3rd working example, since the copper foil 31 is beforehand made thin by etching, thickness which added the copper foil 31 which forms the conductor circuit 34, and the plating film 33 is thin, and it becomes possible to form the detailed conductor circuit 34 by pattern etching mentioned above.

[0083]In the 1st and 2nd working example, although a through-hole was drilled with a drill, it is possible to drill a through-hole with laser like the 3rd working example, and it is. In an working example mentioned above, after forming the conductor circuit 34 on the core substrate 30, although the resin 40 was applied and a substrate face was smoothed, since thickness of the conductor circuit 34 is made thin, a flat multilayer printed wiring board can be formed by this example, without performing starting data smoothing.

[0084]A manufacturing process of a multilayer printed wiring board in manufacturing method this example of a multilayer printed wiring board of the 4th working example is explained with reference to drawing 10.

Fundamentally, although it was the same as that of an working example 1, as shown in (A), after forming the conductor circuit 34 and the through hole 36, as shown in (B), only the through hole 36 was filled up with the resin filler 40. Restoration to the through hole 36 was performed by using a printing mask (not shown) in which an opening was provided in a through hole equivalent part. Next, as shown in (C), the surface is ground, and as further shown in (D), the roughened layer 42 which consists of Cu-nickel-P is formed in the conductor circuit surface.

[0085]The formation method of the roughened layer is as follows. Namely, carry out alkaline degreasing of the substrate, and carry out soft etching, and rank second and it is processed with the catalyst solution which consists of a palladium chloride and organic acid, Copper sulfate 3.2×10^{-2} mol/l after giving a Pd catalyst and activating this catalyst, Nickel sulfate 2.4×10^{-9} mol/l, citrate 5.2×10^{-2} mol/l, Sodium hypophosphite 2.7×10^{-1} mol/l, boric acid 5.0×10^{-1} mol/l, A substrate is immersed in the radio copper-plating bath of pH=9 which consists

of solution of 1.0 g/l of surface-active agents (the Nissin Chemical Industry make, SAFI Norian 465), The lengthwise direction was vibrated at 1 time of a rate after [of immersion] 2 minutes at 1 second, and the 5-micrometer roughened layer in thickness which consists of a needlelike alloy which consists of Cu-nickel-P was provided on the nickel layer of the surface of the land of the copper conductor circuit 4 and the through hole 9. Sn substitution was performed like the working example 1.

[0086]Then, as shown in (E), the resin insulating layers 44 and 46 between layers are formed. Since the conductor circuit 34 of a core substrate is thin, even if it does not bury resin between conductor circuits, it is possible to carry out the flattening of the resin insulating layer surface between layers.

[0087]

[Effect of the Invention]Above, like explanation, by this invention, since copper foil is beforehand made thin, it becomes possible to form a detailed circuit. Since the conductor circuit on a core substrate does not differ in thickness greatly to the conductor layer on the resin insulating layer between layers, it becomes possible to be able to adjust the conductor circuit on this core substrate, and the impedance of the conductor layer on the resin insulating layer between layers, and to raise the high frequency characteristic of a multilayer printed wiring board of it. Even if it does not bury resin between conductor circuits, the flattening of the resin insulating layer surface between layers can be carried out.

[Brief Description of the Drawings]

[Drawing 1]It is a manufacturing process figure of the multilayer printed wiring board concerning the 1st working example of this invention.

[Drawing 2]It is a manufacturing process figure of the multilayer printed wiring board concerning the 1st working example of this invention.

[Drawing 3]It is a manufacturing process figure of the multilayer printed wiring board concerning the 1st working example of this invention.

[Drawing 4]It is a manufacturing process figure of the multilayer printed wiring board concerning the 1st working example of this invention.

[Drawing 5]It is a manufacturing process figure of the multilayer printed wiring board concerning the 1st working example of this invention.

[Drawing 6]It is a manufacturing process figure of the multilayer printed wiring board concerning the 1st working example of this invention.

[Drawing 7]It is a sectional view of the multilayer printed wiring board concerning the 1st working example of this invention.

[Drawing 8]It is a manufacturing process figure of the multilayer printed wiring board concerning the 2nd working example of this invention.

[Drawing 9]It is a manufacturing process figure of the multilayer printed wiring board concerning the 3rd working example of this invention.

[Drawing 10]It is a manufacturing process figure of the multilayer printed wiring board concerning the 4th working example of this invention.

[Drawing 11]It is a manufacture figure of the multilayer printed wiring board

concerning conventional technology.

[Explanations of letters or numerals]

30A Double-sided copper clad laminate

30 Core substrate

31 Copper foil

32 Through-hole

33 Plating film

34 Conductor circuit

35 Electroless plating film (conductor film)

36 Through hole

50 The resin insulating layer between layers

58 Conductor circuit (conductor layer)

60 Viahole

80A, 80B buildup wiring layer

92 Resist

150 The resin insulating layer between layers

158 Conductor circuit

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-156565
(P2000-156565A)

(43) 公開日 平成12年6月6日 (2000.6.6)

(51) Int.Cl.⁷
H 0 5 K 3/46

識別記号

F I
H 0 5 K 3/46

テーマコード* (参考)

E 5 E 3 4 6
N

審査請求 未請求 請求項の数 8 O L (全 14 頁)

(21) 出願番号 特願平10-331200

(22) 出願日 平成10年11月20日 (1998.11.20)

(71) 出願人 000000158

イビデン株式会社

岐阜県大垣市神田町2丁目1番地

(72) 発明者 野田 宏太

岐阜県揖斐郡揖斐川町北方1-1 イビ
デン株式会社北工場内

(74) 代理人 100095795

弁理士 田下 明人 (外1名)

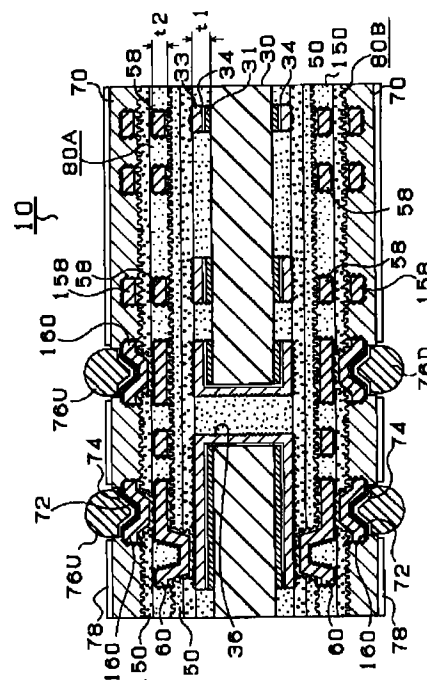
Fターム(参考) 5E346 AA42 AA43 CC32 EE13 EE35
FF07 FF13 GG15 GG17 GG22
HH03 HH06

(54) 【発明の名称】 多層プリント配線板の製造方法及び多層プリント配線板

(57) 【要約】

【課題】 高周波特性に優れた多層プリント配線板及び該多層プリント配線板の製造方法を提案する。

【解決手段】 両面銅張積層板30の銅箔31をエッチングにより薄くしてから、めっき膜33を析出させ導体回路34を形成する。該導体回路34の上に、層間樹脂絶縁層50と導体層58とを積層するが、当該導体回路34を形成する銅箔31とめっき膜33とを加えた厚みt1が薄く、層間樹脂絶縁層50の導体層58の厚さt2と大きく異ならないため、該導体回路34と導体層58とのインピーダンスを整合させることができ、多層プリント配線板の高周波における性能を向上させることが可能となる。



【特許請求の範囲】

【請求項1】 以下の(1)～(5)の工程を少なくとも含むことを特徴とする多層プリント配線板の製造方法。

(1) 銅張積層板の銅箔をエッチングにより薄くする工程、(2) 前記銅張積層板に通孔を穿設する工程、

(3) 前記銅張積層板にめっき膜を形成することで、該通孔内にスルーホールを形成する工程、(4) 前記銅張積層板表面の銅箔およびめっき膜をパターンエッチングして導体回路を形成する工程、(5) 該導体回路上面に層間樹脂絶縁層と導体層とを交互に積層する工程。

【請求項2】 以下の(1)～(7)の工程を少なくとも含むことを特徴とする多層プリント配線板の製造方法。

(1) 銅張積層板の銅箔をエッチングにより薄くする工程、(2) 前記銅張積層板に通孔を穿設する工程、

(3) 前記銅張積層板に導体膜を形成する工程、(4) 導体回路及びスルーホール非形成部にレジストを形成する工程、(5) 前記レジスト非形成部にめっき膜を形成して導体回路及びスルーホールを形成する工程、(6) 該レジストを剥離すると共に、レジスト下の導体膜及び銅箔をエッチングにより除去する工程、(7) 該導体回路上面に層間樹脂絶縁層と導体層とを交互に積層する工程。

【請求項3】 前記銅張積層板に通孔を穿設する工程において、レーザを用いることを特徴とする請求項1又は2に記載の多層プリント配線板の製造方法。

【請求項4】 前記銅張積層板に通孔を穿設する工程において、ドリルを用いることを特徴とする請求項1又は2に記載の多層プリント配線板の製造方法。

【請求項5】 前記銅張積層板の銅箔をエッチングにより薄くする工程において、銅箔を1～10 μ mにすることを特徴とする請求項1～4のいずれか1に記載の多層プリント配線板の製造方法。

【請求項6】 層間樹脂絶縁層と導体層とが交互に積層され、各導体層間がバイアホールにて接続されたビルドアップ配線層が、コア基板の導体回路上に形成されてなる多層プリント配線板において、

前記コア基板の導体回路の厚みを、前記層間樹脂絶縁層上の導体層の厚みよりも10 μ mを越えて厚くしないことを特徴とする多層プリント配線板。

【請求項7】 前記コア基板が銅張積層板からなり、コア基板の導体回路が、該銅張積層板の銅箔とめっき膜とからなることを特徴とする請求項6の多層プリント配線板。

【請求項8】 銅張積層板の銅箔をエッチングにより薄くした後、その銅張積層板の銅箔をパターンエッチングして導体回路を形成し、ついで該導体回路上面に層間樹脂絶縁層と導体層とを交互に積層する多層プリント配線板の製造方法であって、

前記コア基板の導体回路の厚みを前記層間樹脂絶縁層上の厚みよりも10 μ mを越えない範囲に調製することを特徴とする多層プリント配線板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、層間樹脂絶縁層と導体層とが交互に積層され、各導体層間がバイアホールにて接続されたビルドアップ配線層が、コア基板の導体回路上に形成されてなる多層プリント配線板及び該多層プリント配線板の製造方法に関するものである。

【0002】

【従来の技術】近年、高密度多層化の要求により、ビルドアップ多層プリント配線板が注目されている。この多層プリント配線板は、コア基板上に導体回路を形成し、該導体回路の上に層間樹脂層と導体層とを交互に積層した多層配線板である。

【0003】ここで、該多層プリント配線板を構成するコア基板の導体回路の形成方法について図11を参照して説明する。樹脂基板の330の両面に銅箔331の付着された銅張積層板330Aを用いる(図11の工程(A))。まず、ドリルにより通孔332を穿設する(工程(B))。そして、めっき膜333を均一に析出させることで、通孔332にスルーホール336を形成する(工程(C))。その後、めっき膜333の形成された銅箔331に対してパターンエッチングを施すことで、導体回路334を形成する(工程(D))。更に、該導体回路134上に層間樹脂絶縁層350を形成してから、めっきにより導体回路358を配置する(工程(E))。

【0004】

【発明が解決しようとする課題】しかしながら、上述した多層プリント配線板の製造方法では、コア基板330上に微細径の導体回路334を形成することができなかった。即ち、銅箔331の厚みが薄いものでも18 μ mあり、この上に形成するめっき膜333の厚みが15 μ mあるため、合わせて33 μ mとなり、エッチングを施した際に、図11の工程(D)に示すように導体回路334の側部にアンダーカットができ、剥離し易くなるため、導体回路を微細に形成することができなかった。

【0005】更に、工程(E)に示す層間樹脂絶縁層350上の導体回路358は、15 μ m程度の厚さに形成されている。これに対して、コア基板330上の導体回路334は、33 μ mに形成されているため、該層間樹脂絶縁層150上の導体回路358とコア基板330上の導体回路334とで、インピーダンスが大きく異なり、インピーダンス整合を取ることが困難となって、高周波特性を高めることができなかった。

【0006】本発明は、上述したビルドアップ多層配線板特有の課題を解決するためになされたものであり、その目的とするところは、高周波特性に優れた多層プリン

ト配線板及び該多層プリント配線板の製造方法を提案することにある。

【0007】

【課題を解決するための手段】以下、本発明について詳述する。なお、特にことわりの無いかぎり、銅箔、導体層、導体回路の厚さは、平均の厚さであり、断面の光学顕微鏡写真、電子顕微鏡写真から厚さを測定する。上述した課題を解決すべく、請求項1の多層プリント配線板の製造方法は、以下の(1)～(5)の工程を少なくとも含むことを特徴とする。

(1) 銅張積層板の銅箔をエッチングにより薄くする工程、(2) 前記銅張積層板に通孔を穿設する工程、

(3) 前記銅張積層板にめっき膜を形成することで、該通孔内にスルーホールを形成する工程、(4) 前記銅張積層板表面の銅箔およびめっき膜をパターンエッチングして導体回路を形成する工程、(5) 該導体回路上面に層間樹脂絶縁層と導体層とを交互に積層する工程。

【0008】上述した課題を解決すべく、請求項2の多層プリント配線板の製造方法は、以下の(1)～(7)の工程を少なくとも含むことを特徴とする。

(1) 銅張積層板の銅箔をエッチングにより薄くする工程、(2) 前記銅張積層板に通孔を穿設する工程、

(3) 前記銅張積層板に導体膜を形成する工程、(4) 導体回路及びスルーホール非形成部にレジストを形成する工程、(5) 前記レジスト非形成部にめっき膜を形成して導体回路及びスルーホールを形成する工程、(6) 該レジストを剥離すると共に、レジスト下の導体膜及び銅箔をエッチングにより除去する工程、(7) 該導体回路上面に層間樹脂絶縁層と導体層とを交互に積層する工程。

【0009】また、請求項3では、請求項1又は2において、前記銅張積層板に通孔を穿設する工程において、レーザを用いることを技術的特徴とする。

【0010】更に、請求項4では、請求項1又は2において、前記銅張積層板に通孔を穿設する工程において、ドリルを用いることを技術的特徴とする。

【0011】請求項5では、請求項1～3において、前記銅張積層板の銅箔をエッチングにより薄くする工程において、銅箔を1～10 μ m望ましくは2～7 μ mにすることを技術的特徴とする。

【0012】請求項6の多層プリント配線板では、層間樹脂絶縁層と導体層とが交互に積層され、各導体層間がバイアホールにて接続されたビルドアップ配線層が、コア基板の導体回路に形成されてなる多層プリント配線板において、前記コア基板の導体回路の厚みを、前記層間樹脂絶縁層上の導体層の厚みよりも10 μ mを超えて、望ましくは7 μ mを超えて厚くしないことを技術的特徴とする。

【0013】また、請求項7は、請求項6において、前記コア基板が銅張積層板からなり、コア基板の導体回路

が、該銅張積層板の銅箔とめっき膜とからなることを技術的特徴とする。

【0014】請求項8は、銅張積層板の銅箔をエッチングにより薄くした後、その銅張積層板の銅箔をパターンエッチングして導体回路を形成し、ついで該導体回路上面に層間樹脂絶縁層と導体層とを交互に積層する多層プリント配線板の製造方法であって、前記コア基板の導体回路の厚みを前記層間樹脂絶縁層上の厚みよりも10 μ mを越えない範囲に調製することを特徴とする多層プリント配線板の製造方法、である。

【0015】請求項1の多層プリント配線板の製造方法では、銅張積層板の銅箔をエッチングにより薄くする。その後、めっきを施しスルーホールを形成する。この際に、銅箔上にめっき膜が形成される。そして、該めっき膜の形成された銅箔をパターンエッチングして導体回路を作り出すが、予め銅箔を薄くしてあるため、導体回路を形成する銅箔とめっき膜とを加えた厚みが薄くなり、パターンエッチングにより微細な回路を形成することが可能となる。更に、該導体回路を形成した銅張積層板に、層間樹脂絶縁層と導体層とを交互に積層するが、上記導体回路を形成する銅箔とめっき膜とを加えた厚みが薄くなり、層間樹脂絶縁層の導体層に対して厚さが大きく異ならないため、該コア基板の導体回路と層間樹脂絶縁層上の導体層とのインピーダンスを整合させることができ、多層プリント配線板の高周波特性を向上させることが可能となる。

【0016】請求項2の多層プリント配線板の製造方法では、銅張積層板の銅箔をエッチングにより薄くする。均一に導体膜を形成した後、レジスト非形成部にめっきを施して導体回路を作り出してから、レジストを剥離すると共に、レジスト下の導体膜及び銅箔をエッチングにより除去する。このエッチングの際に、予め銅箔を薄くしてあるため、導体膜と銅箔を加えた厚みが薄くなり、微細な回路を形成することが可能となる。更に、該導体回路を形成した銅張積層板に、層間樹脂絶縁層と導体層とを交互に積層するが、上記導体回路を形成する銅箔とめっき膜とを加えた厚みが薄くなり、層間樹脂絶縁層の導体層に対して厚さが大きく異ならないため、該コア基板の導体回路と層間樹脂絶縁層上の導体層とのインピーダンスを整合させることができ、多層プリント配線板の高周波特性を向上させることが可能となる。

【0017】請求項3では、前記銅張積層板に通孔を穿設する工程において、レーザにより該通孔を穿設する。ここで、予めエッチングにより銅箔を薄くしてあるため、レーザ光のエネルギーが熱となって銅箔を伝搬することを抑制し、レーザ光により容易に通孔を穿設できる。

【0018】請求項4では、ドリルにより通孔を穿設するため、容易に銅張積層板に通孔を形成することができる。

【0019】請求項5では、前記銅張積層板の銅箔をエッチングにより薄くする工程において、銅箔を1~10 μm にするため、導体回路を形成する銅箔とめっき膜とを加えた厚みが薄くなり、パターンエッチングにより微細な回路を形成することができる。また、コア基板上の導体回路と層間樹脂絶縁層上の導体層との厚みの差を小さくできるため、両者のインピーダンスを整合させることができる。

【0020】銅箔は、2~7 μm が最適である。一般に、コア基板の表面に形成された導体回路間には樹脂充填剤を埋めて平坦化した後、層間樹脂絶縁層を形成するが、このような平坦化をしなくとも、層間樹脂絶縁層のレベング性能のみで層間樹脂絶縁層表面を平坦化できるからである。また、コア基板にはスルーホールが設けられていてもよい。本発明においては、スルーホール導体厚みと層間樹脂絶縁層の導体回路の厚みの差が小さくなるので、両者のインピーダンス整合を図りやすい。

【0021】請求項6又は7の多層プリント配線板では、コア基板上の導体回路の厚みを、層間樹脂絶縁層上の導体層の厚みよりも10 μm を越えて厚くしない。即ち、層間樹脂絶縁層の導体層に対して厚みが大きく異なるため、該コア基板上の導体回路と層間樹脂絶縁層上の導体層とのインピーダンスを整合させることができ、多層プリント配線板の高周波特性を向上させることが可能になる。

【0022】なお、前記コア基板上の導体回路の厚みを前記層間樹脂絶縁層上の厚みよりも7 μm を越えないようにすることが望ましい。コア基板上の導体回路の厚みと前記層間樹脂絶縁層上の厚みが大きく異なる場合、ヒートサイクルにより応力が発生して、層間樹脂絶縁層のクラックの原因となる。

【0023】請求項8の多層プリント配線板の製造方法は、銅張積層板の銅箔をエッチングにより薄くした後、その銅張積層板の銅箔をパターンエッチングして導体回路を形成し、ついで該導体回路上面に層間樹脂絶縁層と導体層とを交互に積層する多層プリント配線板の製造方法であって、前記コア基板上の導体回路の厚みを前記層間樹脂絶縁層上の厚みよりも10 μm を越えない範囲に調製することを特徴とする。この製造方法では、微細パターンの形成とインピーダンス整合を同時に達成できる。ところで、特開平2-22887号公報では、銅箔を25~90%エッチングして薄銅箔張回路基板を製造する方法が開示されているが、この公報では、ビルドアップ多層配線板を製造することは記載、示唆もされておらず、本発明のように、コア基板の導体回路と層間樹脂絶縁層上の導体層のインピーダンス整合の問題は、全く認識されておらず、本発明とは異なる発明である。

【0024】本発明で使用する銅張積層板は、ガラス布エポキシ樹脂、ガラス布ビスマレイミドトリアジン樹脂、ガラス布フッ素樹脂などの樹脂プリプレグに銅箔

を貼付した積層板を使用することができる。銅張積層板は両面銅張積層板、片面銅張積層板を使用でき、特に両面銅張積層板が最適である。

【0025】銅箔の厚さの調整は、エッチングにより行う。具体的には、硫酸一過酸化水素水溶液、過硫酸アンモニウム、塩化第二銅、塩化第二鉄の水溶液を用いた化学エッチング、イオンビームエッチングなどの物理エッチングで行う。本発明においては、エッチング速度は、0.01~0.3 μm が望ましい。エッチング速度が速すぎると、厚さの調製が困難な上、厚みのばらつきが大きくなり、遅すぎると実用的ではないからである。エッチング温度は、20~80℃が望ましい。また、エッチングは、スプレー、浸漬、いずれの方法でもよい。エッチングにより薄くなった銅箔の厚さバラツキは、 $\pm 1.0 \mu\text{m}$ 以下が最適である。銅張積層板の厚さは、0.5~1.0mmが望ましい。厚すぎると穿孔できず、薄すぎると反りなどが発生しやすいからである。本発明で通孔形成に使用されるレーザは、20~40mJ、 $10^{-4} \sim 10^{-8}$ 秒の短パルスレーザの炭酸ガスレーザであることが望ましい。ショット数は、5~100ショットである。

【0026】電気めっき、無電解めっき、スパッタ、蒸着などにより、通孔の内壁面を金属化することによりスルーホールを形成した場合にも、このスルーホールに充填剤を充填することができる。

【0027】また、金属化されたスルーホール内壁は、粗化されていてもよい。スルーホール内壁を金属化する場合は、銅箔および金属化層（たとえば無電解めっき層）の厚さは、10~30 μm であることが望ましい。充填剤としては、ビスフェノールF型エポキシ樹脂およびシリカ、アルミナ等の無機粒子からなるもの、また、金属粒子および樹脂からなるものなど各種のものを使用できる。

【0028】このようにして形成されたスルーホール形成基板に導体回路を設ける。導体回路はエッチング処理により形成する。導体回路表面は、密着性改善のため粗化処理することが望ましい。ついで絶縁樹脂からなる層間樹脂絶縁層を設ける。

【0029】前記層間樹脂絶縁層を形成する絶縁樹脂は、熱硬化性樹脂、熱可塑性樹脂、あるいはこれらの複合樹脂が用いられる。熱硬化性樹脂としては、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂等が用いられる。また熱可塑性樹脂としては、熱可塑性樹脂としては、ポリエーテルスルホン（PES）、ポリスルホン（PSF）、ポリフェニレンスルホン（PPS）、ポリフェニレンサルファイド（PPES）、ポリフェニルエーテル（PPE）、ポリエーテルイミド（PI）、フッ素樹脂などを使用できる。

【0030】本発明では、層間樹脂絶縁層は、無電解めっき用接着剤でもよい。例えば、酸や酸化剤に難溶性の

耐熱性樹脂中に酸、酸化剤によって溶解する粒子を含ませておき、この粒子を酸や酸化剤で溶解することで、絶縁樹脂層の表面を粗化することができる。かかる耐熱性樹脂粒子としては、アミノ樹脂（メラミン樹脂、尿素樹脂、グアナミン樹脂等）、エポキシ樹脂（ビスフェノール型エポキシ樹脂をアミン系硬化剤で硬化させたものが最適）、ビスマレイミドートリアジン樹脂等からなる耐熱性樹脂粒子を用いることができる。

【0031】また、かかる無電解めっき用接着剤には、特に、硬化処理された耐熱性樹脂粒子、無機粒子や繊維質フィラー等を、必要により含ませることができる。かかる耐熱性樹脂粒子には、(1) 平均粒径が $10\mu\text{m}$ 以下の耐熱性樹脂粉末、(2) 平均粒径が $2\mu\text{m}$ 以下の耐熱性樹脂粉末を凝集させた凝集粒子、(3) 平均粒径が $2\sim 10\mu\text{m}$ の耐熱性樹脂粉末と平均粒径が $2\mu\text{m}$ 未満の耐熱性樹脂粉末との混合物、(4) 平均粒径が $2\sim 10\mu\text{m}$ の耐熱性樹脂粉末の表面に、平均粒径が $2\mu\text{m}$ 以下の耐熱性樹脂粉末及び無機粉末の少なくとも1種を付着させた疑似粒子、(5) 平均粒子径が 0.8 を超え $2.0\mu\text{m}$ 未満の耐熱性樹脂粉末と平均粒子径が $0.1\sim 0.8\mu\text{m}$ の耐熱性樹脂粉末との混合物、及び(6) 平均粒径が $0.1\sim 1.0\mu\text{m}$ の耐熱性樹脂粉末からなる群より選ばれる少なくとも1種の粒子を用いるのが望ましい。これらの粒子は、より複雑な粗化面を形成するからである。

【0032】このような層間樹脂絶縁層は、レーザ光や露光、現像処理で開口を設けることができる。

【0033】次いで、Pd触媒などの無電解めっき用の触媒を付与し、バイアホール用開口内をめっきしてバイアホールを設け、また、絶縁樹脂層表面に導体回路を設ける。無電解めっき膜を開口内壁、絶縁樹脂層表面全体に形成し、めっきレジストを設けた後、電気めっきして、めっきレジストを除去し、エッチングにより導体回路を形成する。

【0034】

【実施例】以下、実施例に基づき、本発明を説明する。まず、本発明の実施例に係る多層プリント配線板10の構成について、図7を参照して説明する。多層プリント配線板10では、コア基板30の表面及び裏面に導体回路34、34が形成され、更に、該導体回路34、34の上にビルドアップ配線層80A、80Bが形成されている。該ビルトアップ層80A、80Bは、バイアホール60及び導体回路58の形成された層間樹脂絶縁層50と、バイアホール160及び導体回路158の形成された層間樹脂絶縁層150とからなる。

【0035】多層プリント配線板10の上面側には、ICチップのランド（図示せず）へ接続するための半田バンプ76Uが配設されている。半田バンプ76Uはバイアホール160及びバイアホール60を介してスルーホール36へ接続されている。一方、下面側には、ドーターボードのランド（図示せず）に接続するための半田バ

ンプ76Dが配設されている。該半田バンプ76Dは、バイアホール160及びバイアホール60を介してスルーホール36へ接続されている。

【0036】第1実施例の多層プリント配線板10では、コア基板30上の導体回路34が厚さ（ t_1 ） $18\mu\text{m}$ に形成され、また、層間樹脂絶縁層50及び150上の導体層58及び158（ t_2 ）が $18\mu\text{m}$ に形成されており、導体回路34が導体層58及び158に対して厚さが大きく異ならないため、該コア基板30上の導体回路34と層間樹脂絶縁層上の導体層58、158のインピーダンスを整合させることができている、良好な高周波特性を達成している。

【0037】引き続き、多層プリント配線板10の製造方法について説明する。ここでは、先ず、第1実施例の多層プリント配線板の製造方法に用いるA. 無電解めっき用接着剤、B. 層間樹脂絶縁剤、C. 樹脂充填剤、D. ソルダーレジスト組成物の組成について説明する。

【0038】A. 無電解めっき用接着剤調製用の原料組成物（上層用接着剤）

〔樹脂組成物①〕クレゾールノボラック型エポキシ樹脂（日本化薬製、分子量2500）の25%アクリル化物を80wt%の濃度でDMDGに溶解させた樹脂液を35重量部、感光性モノマー（東亜合成製、アロニックスM315）3.15重量部、消泡剤（サンノブコ製、S-65）0.5重量部、NMP 3.6重量部を攪拌混合して得た。

【0039】〔樹脂組成物②〕ポリエーテルスルホン（PES）12重量部、エポキシ樹脂粒子（三洋化成製、ポリマーボール）の平均粒径 $1.0\mu\text{m}$ のものを7.2重量部、平均粒径 $0.5\mu\text{m}$ のものを3.09重量部、を混合した後、さらにNMP30重量部を添加し、ビーズミルで攪拌混合して得た。

【0040】〔硬化剤組成物③〕イミダゾール硬化剤（四国化成製、2E4MZ-CN）2重量部、光開始剤（チバガイギー製、イルガキュア I-907）2重量部、光増感剤（日本化薬製、DET-X-S）0.2重量部、NMP 1.5重量部を攪拌混合して得た。

【0041】B. 層間樹脂絶縁剤調製用の原料組成物（下層用接着剤）

〔樹脂組成物④〕クレゾールノボラック型エポキシ樹脂（日本化薬製、分子量2500）の25%アクリル化物を80wt%の濃度でDMDGに溶解させた樹脂液を35重量部、感光性モノマー（東亜合成製、アロニックスM315）4重量部、消泡剤（サンノブコ製、S-65）0.5重量部、NMP 3.6重量部を攪拌混合して得た。

【0042】〔樹脂組成物⑤〕ポリエーテルスルホン（PES）12重量部、エポキシ樹脂粒子（三洋化成製、ポリマーボール）の平均粒径 $0.5\mu\text{m}$ のものを14.49重量部、を混合した後、さらにNMP30重量部を添加し、ビーズミルで攪拌混合して得た。

【0043】〔硬化剤組成物⑥〕イミダゾール硬化剤

(四国化成製、2E4MZ-CN) 2重量部、光開始剤(チバガイギー製、イルガキュア I-907) 2重量部、光増感剤(日本化薬製、DET-X-S) 0.2重量部、NMP 1.5重量部を攪拌混合して得た。

【0044】C. 樹脂充填剤の調整

(1) ビスフェノールF型エポキシモノマー(油化シェル製:分子量310、商品名YL983U) 100重量部と平均粒径 $1.6\mu\text{m}$ で表面にシランカップリング剤がコーティングされた SiO_2 球状粒子〔アドマテック製:CRS 1101-CE、ここで、最大粒子の大きさは後述する内層銅パターンの厚み($15\mu\text{m}$)以下とする。〕170重量部、レベリング剤(サンノブコ製:商品名ペレノールS4) 1.5重量部を3本ロールにて混練し、その混合物の粘度を $23\pm 1^\circ\text{C}$ で $45,000\sim 49,000\text{cps}$ に調整した。

【0045】(2) イミダゾール硬化剤(四国化成製、商品名:2E4MZ-CN) 6.5重量部。

(3) 混合物(1)と(2)とを混合して、樹脂充填剤を調製した。

【0046】D. ソルダレジストの調整

DMDGに溶解させた60重量%のクレゾールノボラック型エポキシ樹脂(日本化薬製)のエポキシ基50%をアクリル化した感光性付与のオリゴマー(分子量4000)を46.67g、メチルエチルケトンに溶解させた80重量%のビスフェノールA型エポキシ樹脂(油化シェル製、エピコート1001) 15.0g、イミダゾール硬化剤(四国化成製、2E4MZ-CN) 1.6g、感光性モノマーである多価アクリルモノマー(日本化薬製、R604) 3g、同じく多価アクリルモノマー(共栄社化学製、DPE6A) 1.5g、分散系消泡剤(サンノブコ社製、S-65) 0.71gを混合し、さらにこの混合物に対して光開始剤としてのベンゾフェノン(関東化学製)を2g、光増感剤としてのミヒラケトン(関東化学製)を0.2g加えて、粘度を 25°C で $2.0\text{Pa}\cdot\text{s}$ に調整したソルダレジスト組成物を得た。

【0047】プリント配線板の製造

(1) 厚さ0.8mmのガラスエポキシ樹脂からなる基板30の両面に $12\mu\text{m}$ の銅箔31がラミネートされている銅張積層板30A(三菱瓦斯化学HL830)を出発材料とした(図1の工程(A))。両面の銅箔31をエッチング液(三菱瓦斯化学SE-07)を用いて厚さを $3\mu\text{m}$ に調整した(工程(B))。

【0048】(2) この基板30に対して、 $\phi 0.3\text{mm}$ のドリルを用いて通孔32を穿設した(工程(C))。その後、過マンガン酸カリウムにて、通孔32の内壁をデスミア処理した。

【0049】(3) 基板30の全面に触媒処理をした後、無電解めっき膜35を $0.1\mu\text{m}$ 形成してから、該無電解めっき膜35を介して電流を流し、電解銅めっきを $1\text{A}/\text{dm}^2$ で行い、 $15\mu\text{m}$ のめっき膜33を形成した(工程(D))。これにより、通孔32にスルーホール36を形成した。

【0050】(4) 該めっき膜33の形成された銅箔31の表面に、ドライフィルムレジスト(旭化学AQ4059:図示せず)を付着させ、 $L/S=50/50\mu\text{m}$ でパターンを形成し、塩化第2銅にてエッチングしてから、2%の NaOH にてレジストを剥離することで、導体回路34を形成する(工程(E))。

【0051】本実施例では、予め銅箔31をエッチングにより薄くしてあるため、導体回路34を形成する銅箔31とめっき膜33とを加えた厚みが薄くなり、上述したパターンエッチングにより微細に導体回路34を形成することが可能となる。

【0052】次に、導体回路(内層銅パターン)34の表面と、スルーホール36のランド36a表面と内壁とに、それぞれ、粗化面38を設けた(図2(F))。粗化面38は、前述の基板30を水洗し、乾燥した後、エッチング液を基板の両面にスプレーで吹きつけて、導体回路34の表面とスルーホール36のランド36a表面と内壁とをエッチングすることによって形成した。エッチング液には、イミダゾール銅(II)錯体10重量部、グリコール酸7重量部、塩化カリウム5重量部、イオン交換水78重量部を混合したものをを用いた。

【0053】(5) 次いで、樹脂層40を配線基板の導体回路34間とスルーホール36内とに設けた(工程(G))。樹脂層40は、予め調製した上記Cの樹脂充填剤を、ロールコータにより配線基板の両面に塗布し、導体回路の間とスルーホール内に充填し、 100°C で1時間、 120°C で3時間、 150°C で1時間、 180°C で7時間、それぞれ加熱処理することにより硬化させて形成した。

【0054】(6) (5)の処理で得た基板30の片面を、ベルトサンダー研磨した。この研磨で、#600のベルト研磨紙(三共理化学製)を用い、導体回路34の粗化面38やスルーホール36のランド36a表面に樹脂充填剤40が残らないようにした(工程(H))。次に、このベルトサンダー研磨による傷を取り除くために、バフ研磨を行った。このような一連の研磨を基板の他方の面についても同様に行った。

【0055】得られた配線基板30は、導体回路34間に樹脂層40が設けられ、スルーホール36内に樹脂層40が設けられている。導体回路34の粗化面38とスルーホール36のランド36a表面の粗化面が除去されており、基板両面が樹脂充填剤により平滑化されている。樹脂層40は導体回路34側面の粗化面38又はスルーホール36のランド部36a側面の粗化面38と密着し、また、樹脂層はスルーホールの内壁の粗化面と密着している。

【0056】(7) 更に、露出した導体回路34とスルーホール36のランド36a上面を(エッチング処理で粗化して、深さ $3\mu\text{m}$ の粗化面42を形成した(工程(I))。

【0057】この粗化面42をスズ置換めっきして、0.3 μm の厚さのSn層(図示せず)を設けた。置換めっきは、ホウフッ化スズ0.1 モル/L、チオ尿素1.0 モル/L、温度50℃、pH=1.2 の条件で、粗化面をCu-Sn置換反応させた。

【0058】(8) 得られた配線基板30の両面に、前記Bで得られた粘度 1.5Pa・s の層間樹脂絶縁剤(下層用) 44を調製後24時間以内にロールコートで塗布し、水平状態で20分間放置してから、60℃で30分の乾燥(プリバーク)を行い、次いで、前記Aで得られた粘度7 Pa・s の感光性の接着剤溶液(上層用) 46を調製後24時間以内に塗布し、水平状態で20分間放置してから、60℃で30分の乾燥(プリバーク)を行い、厚さ35 μm の接着剤層50aを形成した(図3工程(J))。

【0059】(9) 前記(8)で接着剤層を形成した基板30の両面に、図示しない85 μm ϕ の黒円が印刷されたフォトマスクフィルム(図示せず)を密着させ、超高圧水銀灯により 500mJ/cm²で露光した。これをDMTG溶液でスプレー現像し、さらに、当該基板30を超高圧水銀灯により3000mJ/cm²で露光し、100℃で1時間、120℃で1時間、その後150℃で3時間の加熱処理(ポストバーク)をすることにより、フォトマスクフィルムに相当する寸法精度に優れた85 μm ϕ の開孔(バイアホール形成用開孔) 48を有する厚さ35 μm の層間樹脂絶縁層(2層構造) 50を形成した(工程(K))。なお、バイアホールとなる開孔48には、スズめっき層(図示せず)を部分的に露出させた。

【0060】(10) 得られた基板30をクロム酸に1分間浸漬し、接着剤層50の表面に存在するエポキシ樹*

電解めっき液；

硫酸	：	180	g/L
硫酸銅	：	80	g/L
添加剤	：	1	mL/L

(添加剤はアトテックジャパン製：商品名カパラシドGL)

電解めっき条件；

電流密度	：	1 A/dm ²
時間	：	30分
温度	：	室温

【0065】(14) めっきレジスト54を5%KOHで剝離除去した後、硫酸と過酸化水素混合液でエッチングし、めっきレジスト下の無電解めっき膜52を溶解除去し、無電解めっき52及び電解銅めっき膜56からなる厚さ18 μm (10~30 μm) の導体回路58及びバイアホール60を得た(工程(P))。

【0066】更に、70℃で80 g/Lのクロム酸に3分間浸漬して、導体回路58間の無電解めっき用接着剤層50の表面を1 μm エッチング処理し、表面のパラジウム触媒を除去した。

【0067】(15) (7) と同様の処理を行い、導体回路58及びバイアホール60の表面にCu-Ni-P から

* 脂粒子を溶解除去した。この処理によって、粗化面を、接着剤層50の表面に形成した。その後、得られた基板30を中和溶液(シプレイ社製)に浸漬してから水洗した(工程(L))。

【0061】更に、配線基板30の表面に、パラジウム触媒(アトテック製)を付与することにより、無電解めっき膜44表面およびバイアホール用開孔48の粗化面に触媒核を付けた。

【0062】(11) 得られた基板30を以下の条件の無電解銅めっき浴中に浸漬し、厚さ1.6 μm の無電解銅めっき膜52を基板30の全体に形成した(工程(M))。

無電解めっき液；

EDTA	：	150	g/L
硫酸銅	：	20	g/L
HCHO	：	30	mL/L
NaOH	：	40	g/L
α 、 α' -ピピリジル	：	80	mg/L
PEG	：	0.1	g/L

無電解めっき条件；70℃の液温度で30分

【0063】(12) 次に、市販の感光性ドライフィルム(図示せず)を無電解銅めっき膜52に張り付け、パターンが印刷されたマスクフィルム(図示せず)を載置した。この基板30を、100mJ/cm²で露光し、その後0.8%炭酸ナトリウムで現像処理して、厚さ15 μm のめっきレジスト54を設けた(図4の工程(N))。

【0064】(13) 次いで、得られた基板に以下の条件で電解銅めっきを施し、厚さ15 μm の電解銅めっき膜56を形成した(工程(O))。

なる粗化面62を形成し、さらにその表面にSn置換を行った(図5の工程(Q))。

【0068】(16) (8)~(14)の工程を繰り返すことにより、さらに上層の層間樹脂絶縁層160とバイアホール160及び導体回路158を形成する。さらに、バイアホール160及び該導体回路158の表面に粗化層162を形成し、多層プリント配線板を完成する(工程(R))。なお、この上層の導体回路を形成する工程においては、Sn置換は行わなかった。

【0069】(17) そして、上述した多層プリント配線板にはんだバンプを形成する。前記(16)で得られた基板30両面に、上記D.にて説明したソルダーレジス

ト組成物を45 μm の厚さで塗布する。次いで、70℃で20分間、70℃で30分間の乾燥処理を行った後、円パターン（マスクパターン）が描画された厚さ5mmのフォトマスクフィルム（図示せず）を密着させて載置し、1000mJ/cm²の紫外線で露光し、DMTG現像処理する。そしてさらに、80℃で1時間、100℃で1時間、120℃で1時間、150℃で3時間の条件で加熱処理し、はんだパッド部分（パイアホールとそのランド部分を含む）に開口（開口径200 μm ）71を有するソルダーレジスト層（厚み20 μm ）70を形成する（工程（S））。 10

【0070】（18）次に、塩化ニッケル2.31 $\times 10^{-1}$ mol/l、次亜リン酸ナトリウム2.8 $\times 10^{-1}$ mol/l、クエン酸ナトリウム1.85 $\times 10^{-1}$ mol/l、からなるpH=4.5の無電解ニッケルめっき液に該基板30を20分間浸漬して、開口部71に厚さ5 μm のニッケルめっき層72を形成した。さらに、その基板を、シアン化金カリウム4.1 $\times 10^{-2}$ mol/l、塩化アンモニウム1.87 $\times 10^{-1}$ mol/l、クエン酸ナトリウム1.16 $\times 10^{-1}$ mol/l、次亜リン酸ナトリウム1.7 $\times 10^{-1}$ mol/lからなる無電解金めっき液に80℃の条件で7分20秒間浸漬して、ニッケルめっき層72上に厚さ0.03 μm の金めっき層74を形成することで、パイアホール160及び導体回路158に半田パッド75を形成する（図6の工程（T））。 20

【0071】（19）そして、ソルダーレジスト層70の開口部71に、半田ペーストを印刷して200℃でリフローすることにより、半田バンプ（半田体）76U、76Dを形成し、多層プリント配線板10を形成した（工程（U）参照）。 30

【0072】第2実施例の多層プリント配線板の製造方法

引き続き、本発明の第2実施例に係る多層プリント配線板の製造方法について図8を参照して説明する。

（1）この第2実施例では、両面銅張積層板30AとしてFR-5基板（松下電工R5715S）を用いる（図8の工程（A））。まず、両面の銅箔31をエッチング液（三菱瓦斯化学SE-07）を用いて厚さを3 μm に調整した（工程（B））。 30

【0073】（2）この基板30に対して、 $\phi 0.3\text{mm}$ のドリルを用いて通孔32を穿設した（工程（C））。その後、過マンガン酸カリウムにて、通孔32の壁面をデスマア処理した。 40

【0074】（3）基板30の全面に触媒処理をした後、無電解めっき膜35を0.1 μm 形成してから、日合モートン製ドライフィルムレジスト（NIT225）にて、L/S=30/30 μm のチャンネルパターン（めっきレジスト）92を形成する（工程（D））。 50

【0075】（4）上記無電解めっき膜35を給電部としてレジスト非形成部に15 μm の電解めっき膜33及び3 μm の半田めっき膜94を形成する（工程

（E））。

【0076】（5）2%のNaOHにてレジスト92を剥離した後、塩化第2銅液にてレジスト92下の無電解めっき膜35及び銅箔31をエッチングし、導体回路34を形成してから、半田剥離液によって半田めっき膜94を除去する（工程（F））。以下の工程は、図2～図6を参照して上述した第1実施例と同様であるため、説明を省略する。

【0077】第2実施例では、両面銅張積層板の銅箔31をエッチングにより予め薄くする。このため、レジスト92下の導体膜（無電解めっき膜）35及び銅箔31をエッチングにより除去する際に、予め銅箔31を薄くしてあるため、該導体膜35と銅箔31とを加えた厚みが薄くなり、微細な回路を形成することが可能となる。

【0078】第3実施例の多層プリント配線板の製造方法

引き続き、第3実施例の多層プリント配線板の製造工程について、図9を参照して説明する。

（1）厚さ0.8mmのガラスエポキシ樹脂からなる基板30の両面に12 μm の銅箔31がラミネートされているFR-5の銅張積層板30A（日立化成工業EA697）を出発材料とした（図9の工程（A））。両面の銅箔31をエッチング液（三菱瓦斯化学SE-07）を用いて厚さを3 μm に調整した（工程（B））。 30

【0079】（2）この基板30に対して、この銅張積層板30Aに、炭酸ガスレーザ（三菱電機ML605GTL）を用いて、30mJ、52 $\times 10^{-6}$ 秒のパルス条件で15ショットの条件でレーザを照射して、直径100 μm の通孔32を設けた（工程（C））。その後、過マンガン酸カリウムにて、通孔32の壁面をデスマア処理した。

【0080】（3）基板30の全面に触媒処理をした後、無電解めっきを0.1 μm 形成してから、該無電解めっきを介して電流を流し、電解銅めっきを1A/dm²で行い、15 μm のめっき膜33を形成した（工程（D））。これにより、通孔32にスルーホール36を形成した。

【0081】（4）該めっき膜33の形成された銅箔31の表面に、ドライフィルムレジスト（旭化学AQ4059）図示せずを付着させ、L/S=50/50 μm でパターンを形成し、塩化第2銅にてエッチングしてから、2%のNaOHにてレジストを剥離することで、導体回路34を形成した（工程（E））。以下の工程は、図2～図6を参照して上述した第1実施例と同様であるため、説明を省略する。

【0082】第3実施例では、予め銅箔31をエッチングにより薄くしてあるため、導体回路34を形成する銅箔31とめっき膜33とを加えた厚みが薄く、上述したパターンエッチングにより微細な導体回路34を形成することが可能となる。

【0083】なお、第1、第2実施例においては、ドリルで通孔を穿設したが、第3実施例のようにレーザにより通孔を穿設することの可能である。また、上述した実施例では、コア基板30上の導体回路34を形成後、樹脂40を塗布して基板表面を平滑化したが、本実施例では、導体回路34の厚みを薄くしてあるため、係る平滑化処理を行うことなくフラットな多層プリント配線板を形成することができる。

【0084】第4実施例の多層プリント配線板の製造方法

本実施例における多層プリント配線板の製造工程について、図10を参照して説明する。基本的には、実施例1と同様であるが、(A)に示すように、導体回路34、スルーホール36を形成した後、(B)に示すように、スルーホール36にのみ樹脂充填剤40を充填した。スルーホール36への充填は、スルーホール相当部位に開口が設けられた印刷マスク(図示せず)を使用することにより行った。次に(C)に示すように表面を研磨し、さらに(D)に示すように導体回路表面にCu-Ni-Pからなる粗化層42を形成する。

【0085】その粗化層の形成方法は以下のようである。即ち、基板をアルカリ脱脂してソフトエッチングし、次いで、塩化パラジウムと有機酸からなる触媒溶液で処理して、Pd触媒を付与し、この触媒を活性化した後、硫酸銅 $3.2 \times 10^{-2} \text{ mol/l}$ 、硫酸ニッケル $2.4 \times 10^{-9} \text{ mol/l}$ 、クエン酸 $5.2 \times 10^{-2} \text{ mol/l}$ 、次亜リン酸ナトリウム $2.7 \times 10^{-1} \text{ mol/l}$ 、ホウ酸 $5.0 \times 10^{-1} \text{ mol/l}$ 、界面活性剤(日信化学工業製、サーフィノール465)1.0g/lの水溶液からなるpH=9の無電銅めっき浴に基板を浸漬し、浸漬2分後から1秒に1回の割合で縦方向に振動させて、銅導体回路4およびスルーホール9のランドの表面のニッケル層上にCu-Ni-Pからなる針状合金からなる厚さ5 μm 粗化層を設けた。さらに、実施例1と同様にSn置換を行った。

【0086】その後、(E)に示すように、層間樹脂絶縁層44、46を設ける。コア基板の導体回路34が薄いので、導体回路間に樹脂を埋めなくとも層間樹脂絶縁層表面を平坦化することが可能である。

【0087】

【発明の効果】以上説明のように、本発明では、予め銅箔を薄くしてあるため、微細な回路を形成することが可能となる。更に、コア基板上の導体回路が、層間樹脂絶縁層上の導体層に対して厚さが大きく異ならないため、

該コア基板上の導体回路と層間樹脂絶縁層上の導体層のインピーダンスとを整合させることができ、多層プリント配線板の高周波特性を向上させることが可能となる。また、導体回路間に樹脂を埋めなくとも層間樹脂絶縁層表面を平坦化できる。

【図面の簡単な説明】

【図1】本発明の第1実施例に係る多層プリント配線板の製造工程図である。

【図2】本発明の第1実施例に係る多層プリント配線板の製造工程図である。

【図3】本発明の第1実施例に係る多層プリント配線板の製造工程図である。

【図4】本発明の第1実施例に係る多層プリント配線板の製造工程図である。

【図5】本発明の第1実施例に係る多層プリント配線板の製造工程図である。

【図6】本発明の第1実施例に係る多層プリント配線板の製造工程図である。

【図7】本発明の第1実施例に係る多層プリント配線板の断面図である。

【図8】本発明の第2実施例に係る多層プリント配線板の製造工程図である。

【図9】本発明の第3実施例に係る多層プリント配線板の製造工程図である。

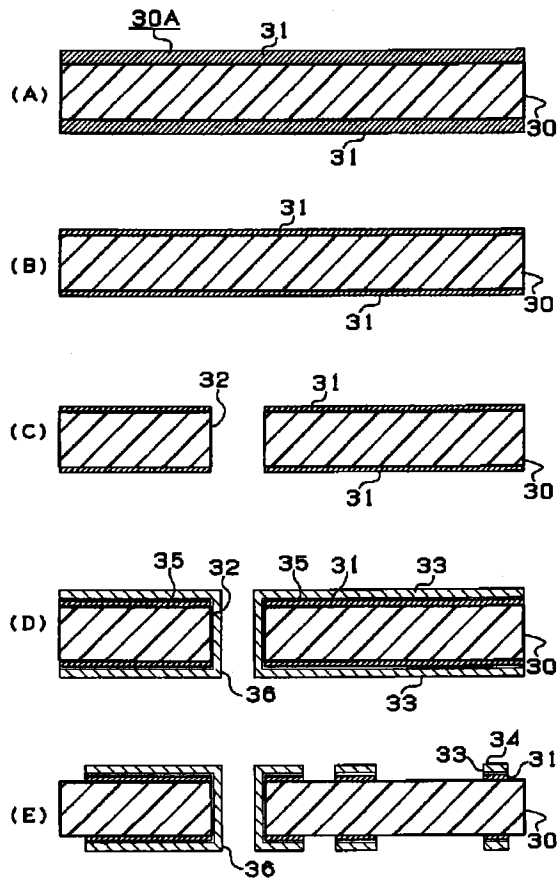
【図10】本発明の第4実施例に係る多層プリント配線板の製造工程図である。

【図11】従来技術に係る多層プリント配線板の製造図である。

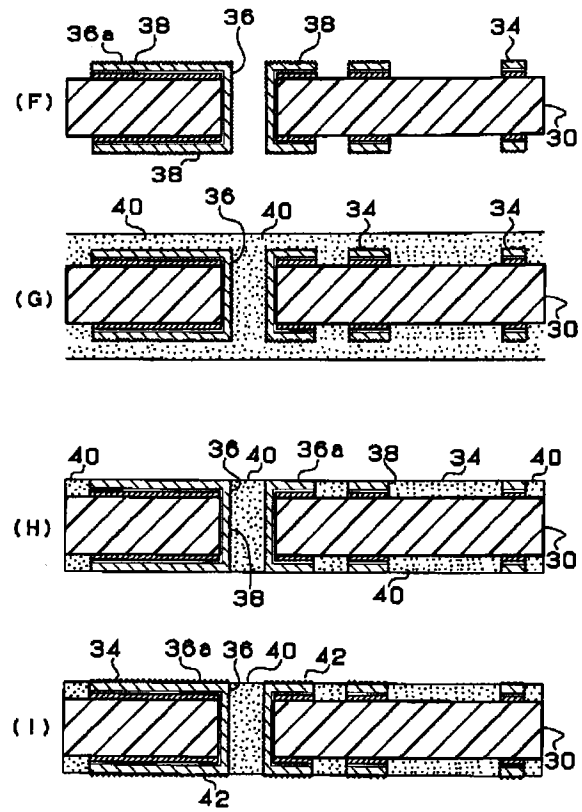
【符号の説明】

- 30 A 両面銅張積層板
- 30 コア基板
- 31 銅箔
- 32 通孔
- 33 めっき膜
- 34 導体回路
- 35 無電解めっき膜(導体膜)
- 36 スルーホール
- 50 層間樹脂絶縁層
- 58 導体回路(導体層)
- 40 バイアホール
- 80 A、80 B ビルドアップ配線層
- 92 レジスト
- 150 層間樹脂絶縁層
- 158 導体回路

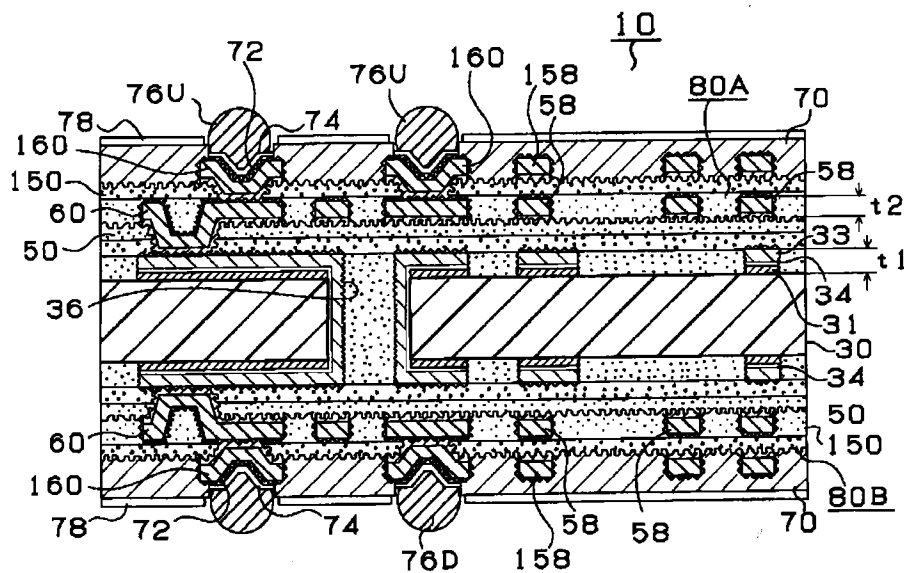
【図1】



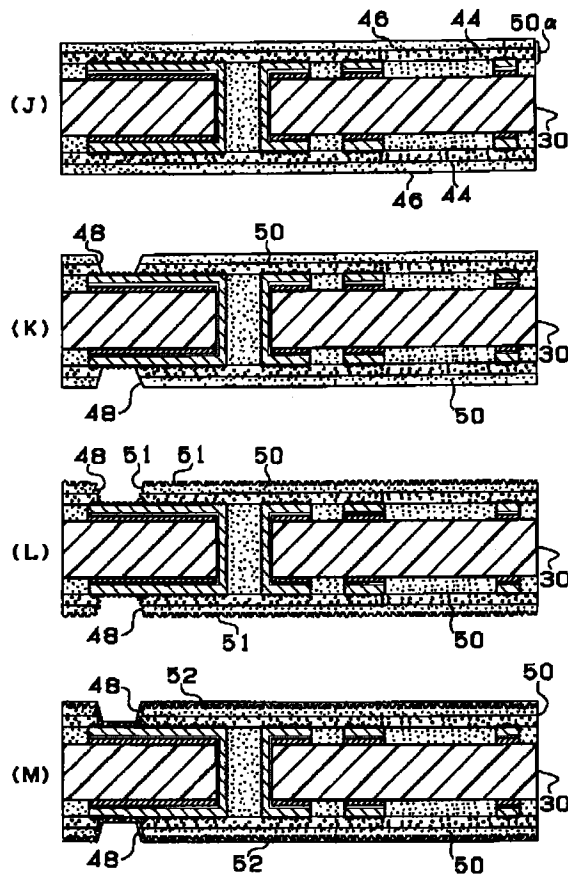
【図2】



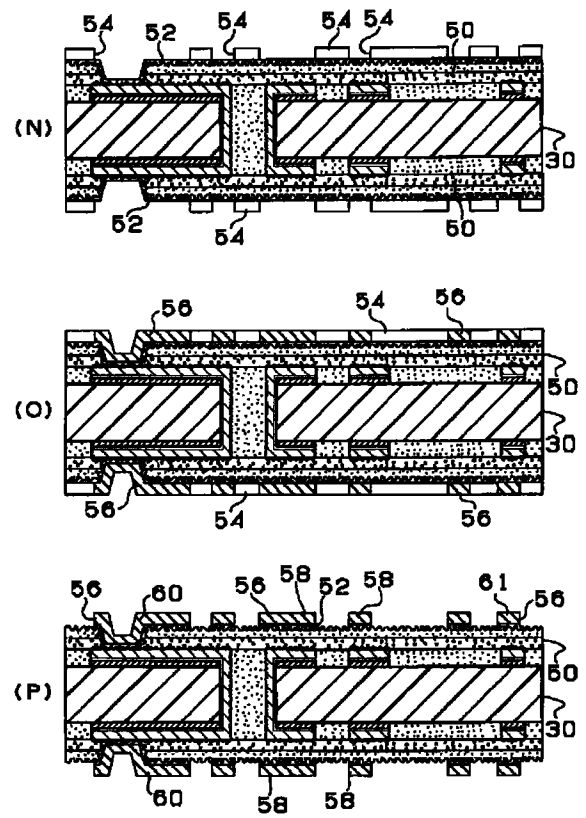
【図7】



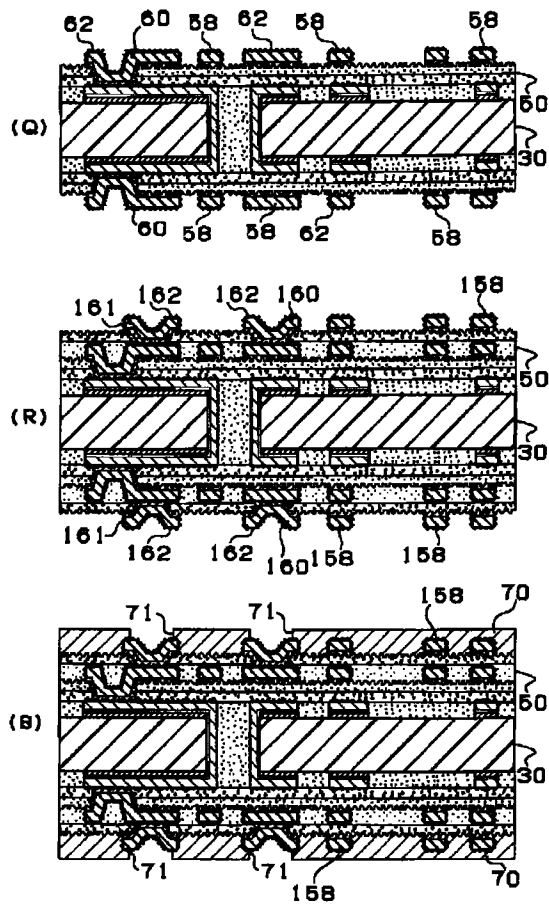
【図3】



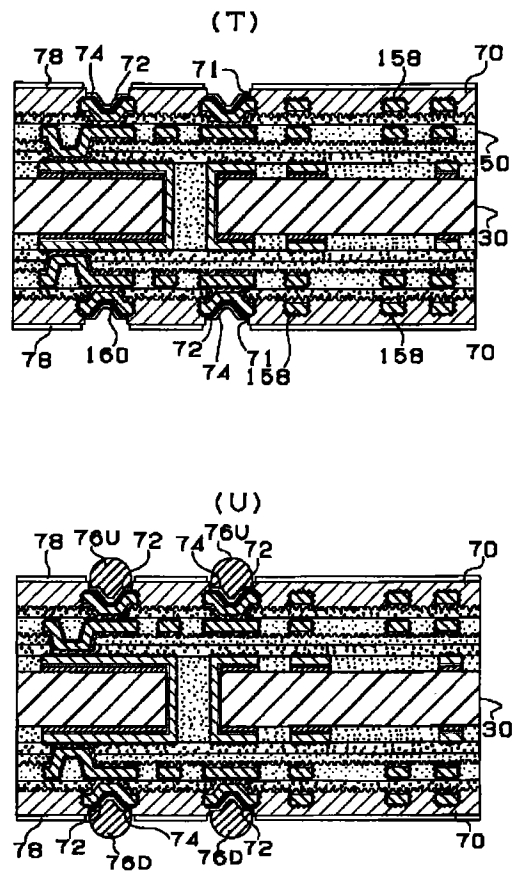
【図4】



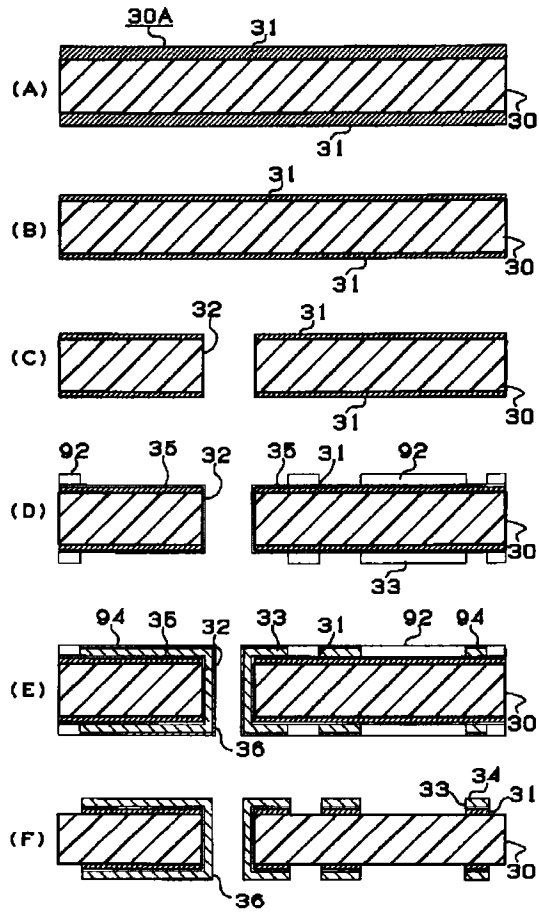
【図5】



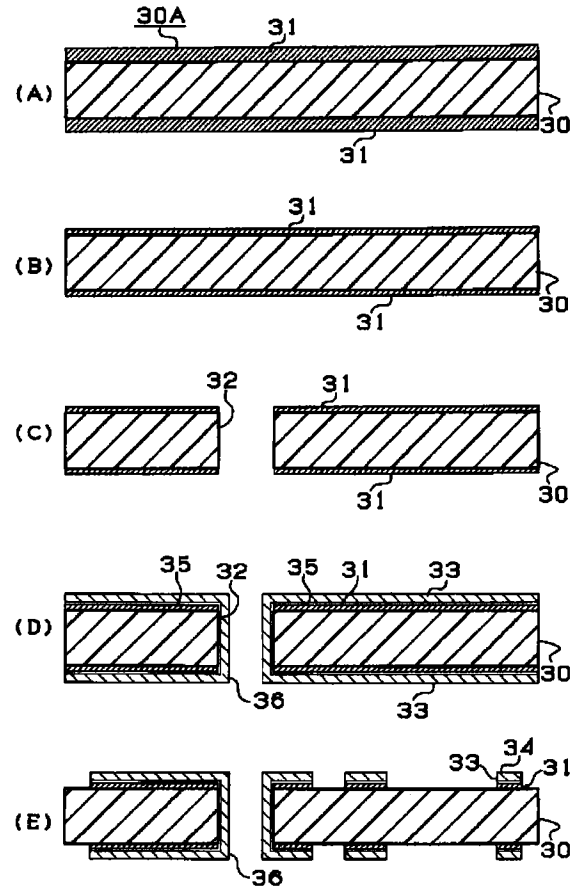
【図6】



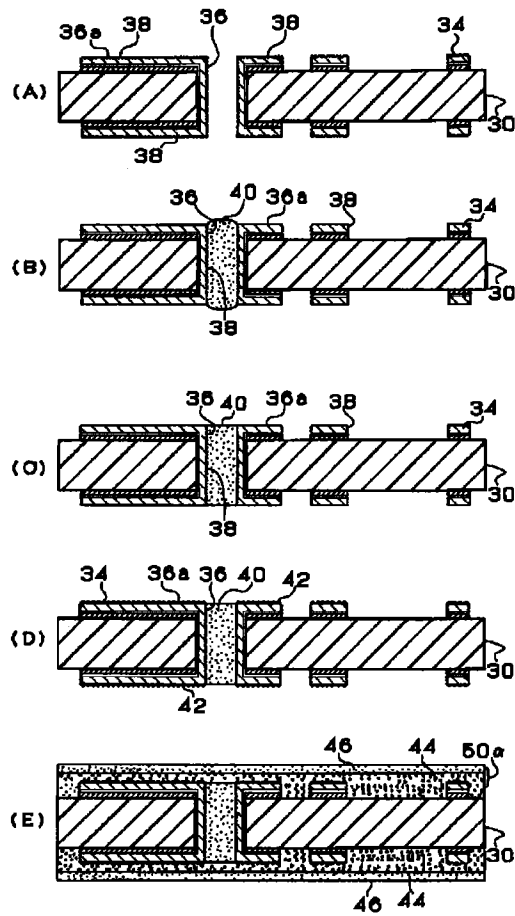
【図8】



【図9】



【図10】



【図11】

